

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-018953

(43)Date of publication of application : 19.01.1996

(51)Int.Cl.

H04N 7/24

(21)Application number : 06-150792

(71)Applicant : HITACHI LTD

(22)Date of filing : 01.07.1994

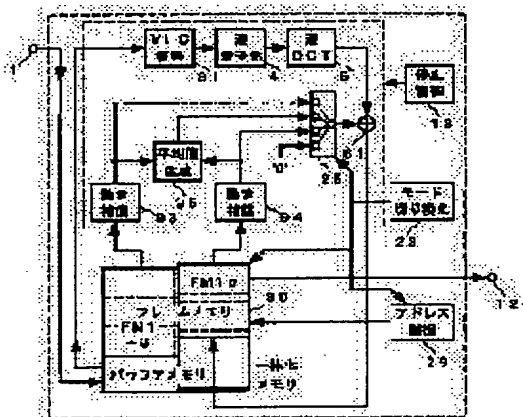
(72)Inventor : TSUBOI YUKITOSHI
OKU MASUO

(54) DYNAMIC PICTURE DECODING DISPLAY DEVICE

(57)Abstract:

PURPOSE: To reduce the capacity of a frame memory by using a frame memory for storing a reference pattern required for decoding processing in common for a frame memory for storing a display pattern required for display.

CONSTITUTION: A mode changeover circuit 23 controls a changeover method of prediction picture data in a prediction changeover circuit 25 depending on the setting of the operating mode. Furthermore, the circuit 23 controls the selection method of plural field memories being components of a frame memory FM1 α or frame memories FM 1-3 being part of an integrated memory 80 according to the setting of the operating mode. Then the operation of an address control circuit 29 is switched and the circuit 29 controls the generating method of read addresses from the frame memory for reading the display. The circuit 29 generates a proper read address sequentially to read reproduced image data from the frame memory FM1 α or frame memories FM 1-3 being part of the integrated memory 80 for the display processing. Thus, a delay time by the decoding processing and the display processing is reduced.



LEGAL STATUS

[Date of request for examination] 29.06.2001

[Date of sending the examiner's decision of rejection] 10.08.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-18953

(43) 公開日 平成8年(1996)1月19日

(51) Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 4 N 7/24

H 0 4 N 7/13

Z

審査請求 未請求 請求項の数20 O L (全 23 頁)

(21) 出願番号 特願平6-150792

(22) 出願日 平成6年(1994)7月1日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 坪井 幸利

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所映像メディア研究所内

(72) 発明者 奥 万寿男

神奈川県横浜市戸塚区吉田町292番地株式

会社日立製作所映像メディア研究所内

(74) 代理人 弁理士 小川 勝男

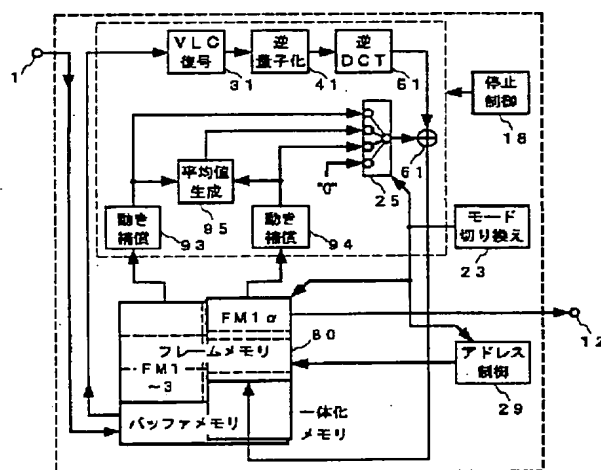
(54) 【発明の名称】 動画像復号表示装置

(57) 【要約】

【目的】 フレームメモリの枚数、すなわちフレームメモリ容量が少ない動画像復号表示装置を実現する。また、復号処理と表示処理による遅延時間を短くする。

【構成】 動画像復号表示装置において、フレーム単位で符号化された符号化データの復号処理とインターレース走査で再生画像データを出力する表示処理を行う動画像復号表示装置において、復号処理で必要となる参照画面を保持するフレームメモリと、表示処理で必要となる表示画面を保持するフレームメモリとを、全部あるいは一部だけ共用し、表示処理で必要となる走査変換とフレーム順並び換えをその共用フレームメモリを用いて行う。フレーム単位で所定の復号処理の停止期間を設けたり、復号処理から表示処理までの遅延時間を多少ずらして調整したり、あるいは両者を組み合わせる。

図 1 9



【特許請求の範囲】

【請求項 1】二つのフィールドから成るフレーム単位でデータ圧縮された映像信号の符号化データを、フレーム内の複数の画素から成る所定サイズのブロック単位で復号して再生画像データを生成する復号処理部と、該復号処理部の出力である再生画像データが書き込まれるフレームメモリと、該フレームメモリに記憶保持された再生画像データを読み出して、フィールド単位でインターレース走査の表示出力を行う表示処理部とを備える動画像復号表示装置であって、該表示処理部が第 1 フィールドの各画素の再生画像データを該フレームメモリから読み出す前に、該復号処理部は該再生画像データを該フレームメモリに書き込み、かつ該表示処理部が第 2 フィールドの各画素の再生画像データを該フレームメモリから読み出した後に、該復号処理部は該再生画像データを該フレームメモリに書き込むことを特徴とする動画像復号表示装置。

【請求項 2】該復号処理部が各フレームの符号化データの復号を実行するフレーム復号期間に対して、該表示処理部が該符号化データから生成された再生画像データの表示出力を実行するフレーム表示期間が、奇数フィールド表示期間に相当する時間だけ遅れていることを特徴とする請求項 1 記載の動画像復号表示装置。

【請求項 3】自フレームで完結するフレーム内符号化と前フレームを参照するフレーム間符号化とが適宜選択されつつ、二つのフィールドから成るフレーム単位でデータ圧縮された映像信号の符号化データを、フレーム内の複数の画素から成る所定サイズのブロック単位で復号して再生画像データを生成する復号処理部と、1 フレーム分以上かつ 2 フレーム分以下の再生画像データを記憶保持可能な容量であって、該復号処理部の出力である再生画像データが書き込まれるフレームメモリと、該フレームメモリに記憶保持された再生画像データを読み出して、フィールド単位でインターレース走査の表示出力を行う表示処理部とを備える動画像復号表示装置であって、該表示処理部が第 1 フィールドの各画素の再生画像データを該フレームメモリから読み出す前に、該復号処理部は該再生画像データを該フレームメモリに書き込み、かつ該表示処理部が第 2 フィールドの各画素の再生画像データを該フレームメモリから読み出した後に、該復号処理部は該再生画像データを該フレームメモリに書き込むことを特徴とする動画像復号表示装置。

【請求項 4】該復号処理部が各フレームの符号化データの復号を実行するフレーム復号期間に対して、該表示処理部が該符号化データから生成された再生画像データの表示出力を実行するフレーム表示期間が、1 フィールド表示期間に相当する時間だけ遅れていることを特徴とする請求項 3 記載の動画像復号表示装置。

【請求項 5】該復号処理部は復号中のフレームが切り換わる際に所定時間だけ復号を停止することを特徴とする

請求項 3 記載の動画像復号表示装置。

【請求項 6】フレーム間符号化は動きベクトルを利用してブロック単位で動き補償を行う符号化であって、該フレームメモリは、1 フレーム分の再生画像データに加えて、動きベクトルによるブロックのシフト量に対応するフレーム内のライン数の最大値と等しいライン数分の再生画像データを記憶保持可能な容量を持つことを特徴とする請求項 4、または 5 記載の動画像復号表示装置。

【請求項 7】該復号処理部の前に符号化データを一時的に記憶保持するバッファメモリを備え、該バッファメモリと該フレームメモリとを一体化した共用メモリで構成することを特徴とする請求項 4、5、または 6 記載の動画像復号表示装置。

【請求項 8】該共用メモリの容量は 8, 388, 608 ビット以下であることを特徴とする請求項 7 記載の動画像復号表示装置。

【請求項 9】自フレームで完結するフレーム内符号化と前フレームを参照するフレーム間符号化と前フレームおよび後フレームの両方を参照するフレーム内挿符号化とが適宜選択されつつ、二つのフィールドから成るフレーム単位でデータ圧縮された映像信号の符号化データを、フレーム内の複数の画素から成る所定サイズのブロック単位で復号して再生画像データを生成する復号処理部と、3 フレーム分以上かつ 4 フレーム分以下の再生画像データを記憶保持可能な容量であって、該復号処理部の出力である再生画像データが書き込まれるフレームメモリと、該フレームメモリに記憶保持された再生画像データを読み出して、フィールド単位でインターレース走査の表示出力を行う表示処理部とを備える動画像復号表示装置であって、該表示処理部が第 1 フィールドの各画素の再生画像データを該フレームメモリから読み出す前に、該復号処理部は該再生画像データを該フレームメモリに書き込み、かつ該表示処理部が第 2 フィールドの各画素の再生画像データを該フレームメモリから読み出した後に、該復号処理部は該再生画像データを該フレームメモリに書き込むことを特徴とする動画像復号表示装置。

【請求項 10】該復号処理部が各フレームの符号化データの復号を実行するフレーム復号期間に対して、該表示処理部が該符号化データから生成された再生画像データの表示出力を実行するフレーム表示期間が、奇数フィールド表示期間に相当する時間だけ遅れていることを特徴とする請求項 9 記載の動画像復号表示装置。

【請求項 11】該復号処理部は復号中のフレームが切り換わる際に所定時間だけ復号を停止することを特徴とする請求項 9 記載の動画像復号表示装置。

【請求項 12】該フレームメモリは 3 フレーム分の再生画像データを記憶保持可能な容量を持つことを特徴とする請求項 10、または 11 記載の動画像復号表示装置。

【請求項 13】該復号処理部の前に符号化データを一時

的に記憶保持するバッファメモリを備え、該バッファメモリと該フレームメモリとを一体化した共用メモリで構成することを特徴とする請求項 10、11、または 12 記載の動画像復号表示装置。

【請求項 14】該共用メモリの容量は 16, 777, 216 ビット以下であることを特徴とする請求項 13 記載の動画像復号表示装置。

【請求項 15】自フレームで完結するフレーム内符号化と前フレームを参照するフレーム間符号化とが適宜選択されつつ、二つのフィールドから成るフレーム単位でデータ圧縮された映像信号の符号化データを復号し、フィールド単位でインターレース走査の表示出力を行う第一の動作モードと、自フレームで完結するフレーム内符号化と前フレームを参照するフレーム間符号化と前フレームおよび後フレームの両方を参照するフレーム内挿符号化とが適宜選択されつつ、二つのフィールドから成るフレーム単位でデータ圧縮された映像信号の符号化データを復号し、フィールド単位でインターレース走査の表示出力を行う第二の動作モードを備え、フレーム内の複数の画素から成る所定サイズのブロック単位で符号化データを復号して再生画像データを生成する復号処理部と、第一の動作モードに動作を固定する場合には 1 フレーム分以上かつ 2 フレーム分以下、第一の動作モードと第二の動作モードとで動作を切り換え可能とする場合には 3 フレーム分以上かつ 4 フレーム分以下の再生画像データを記憶保持可能な容量であって、該復号処理部の出力である再生画像データが書き込まれるフレームメモリと、該フレームメモリに記憶保持された再生画像データを読み出して、フィールド単位でインターレース走査の表示出力を行う表示処理部とを備える動画像復号表示装置であって、該表示処理部が第 1 フィールドの各画素の再生画像データを該フレームメモリから読み出す前に、該復号処理部は該再生画像データを該フレームメモリに書き込み、かつ該表示処理部が第 2 フィールドの各画素の再生画像データを該フレームメモリから読み出した後に、該復号処理部は該再生画像データを該フレームメモリに書き込むことを特徴とする動画像復号表示装置。

【請求項 16】該復号処理部が各フレームの符号化データの復号を実行するフレーム復号期間に対して、該表示処理部が該符号化データから生成された再生画像データの表示出力を実行するフレーム表示期間が、奇数フィールド表示期間に相当する時間だけ遅れていることを特徴とする請求項 15 記載の動画像復号表示装置。

【請求項 17】該復号処理部は復号中のフレームが切り換わる際に所定時間だけ復号を停止することを特徴とする請求項 15 記載の動画像復号表示装置。

【請求項 18】フレーム間符号化およびフレーム内挿符号化は動きベクトルを利用してブロック単位で動き補償を行う符号化であって、該フレームメモリは、第一の動作モードに動作を固定する場合には、1 フレーム分の再

生画像データに加えて、動きベクトルによるブロックのシフト量に対応するフレーム内のライン数の最大値と等しいライン数分の再生画像データを記憶保持可能な容量を持ち、第一の動作モードと第二の動作モードとで動作を切り換え可能とする場合には、3 フレーム分の再生画像データを記憶保持可能な容量を持つことを特徴とする請求項 16、または 17 記載の動画像復号表示装置。

【請求項 19】該復号処理部の前に符号化データを一時的に記憶保持するバッファメモリを備え、該バッファメモリと該フレームメモリとを一体化した共用メモリで構成することを特徴とする請求項 16、17、または 18 記載の動画像復号表示装置。

【請求項 20】該共用メモリの容量は、第一の動作モードに動作を固定する場合には 8, 388, 608 ビット以下であり、第一の動作モードと第二の動作モードとで動作を切り換え可能とする場合には 16, 777, 216 ビット以下であることを特徴とする請求項 19 記載の動画像復号表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、高能率符号化によりデータ圧縮された動画像の符号化データを復号し、再生画像データを表示のために出力する動画像復号表示装置に関する。

【0002】

【従来の技術】動画像の高能率符号化方式としては、高いデータ圧縮率を実現するためのフレーム間符号化方式が知られている。これは、動画像では通常フレーム間の相関が高いことを利用して、データ圧縮率を高める方式である。例えば、動き補償フレーム間予測符号化方式が知られている。これは、前フレームと現在のフレームとを所定サイズのブロック単位で比較して動きベクトルを求めた後、その動きベクトルによりシフトさせた位置から前フレームのブロックの画像データを読み出し、符号化すべき現在のフレームの画像データからその予測値を減算して、動き補償予測誤差を所定の方式でデータ圧縮する方式である。動き補償予測誤差をデータ圧縮する方式としては、画像データそのものを符号化するフレーム内符号化方式と同等の方式が用いられる。

【0003】フレーム内符号化方式は、フレームごとに独立に画像データそのものを符号化する方式であり、例えば、変換符号化方式が知られている。これは、フレームを所定サイズのブロックに分割した後に、ブロック単位で所定の直交変換を行い、周波数成分に相当する変換後の係数データを量子化、および可変長符号化して符号化データを生成する方式である。これは、動画像の各フレームにおいて、通常フレーム内の画像データには高い相関があることを利用してデータ圧縮する方式である。

【0004】動画像符号化装置では、動画像をデータ圧縮した符号化データをデータ記録媒体に記録する、また

は通信回線を介して送信する。それに対して、動画像復号表示装置では、データ記録媒体から再生した、または通信回線を介して受信した符号化データを復号し、再生映像信号として表示装置に出力する。動画像復号表示装置において、受け取った符号化データの復号を正常に開始できるのは、基本的にフレーム内符号化されたデータからであるので、動画像符号化装置においては、このようなフレーム内符号化されたフレームを適当な間隔で設けるのが普通である。すなわち、フレーム内符号化フレーム（以下、Iフレームと呼ぶ）とフレーム間符号化フレーム（以下、Pフレームと呼ぶ）とを織り交ぜながら符号化することになる。

【0005】データ記録媒体に符号化データを記録するシステムにおいては、その再生時に多少の遅延時間は許容されるため、データ圧縮率をさらに高めるためにフレーム内挿符号化方式も併用されることがある。このフレーム内挿符号化方式は、前フレームだけでなく後フレームとの相関も利用してデータ圧縮率を高める方式である。例えば、双方向動き補償フレーム間予測符号化方式が知られている。これは、表示順で前のフレームと現在のフレームとを所定サイズのブロック単位で比較して動きベクトルを求めると同時に、表示順で後のフレームに対しても同様にブロック単位で動きベクトルを求めた後、それぞれの動きベクトルによりシフトさせた位置から前フレーム、および後フレームのブロックの画像データを読み出して平均値を生成し、符号化すべき現在のフレームの画像データからそのフレーム内挿値を減算して動き補償予測誤差を所定の方式でデータ圧縮する方式である。例えば、第1フレームに対してフレーム内符号化を行った後に、第4フレームに対して第1フレームを参照画面としてフレーム間符号化を行い、その後に第2フレームと第3フレームに対して第1フレームと第4フレームの両方を参照画面としてフレーム内挿符号化することになる。このフレーム内挿符号化されたフレーム（以下、Bフレームと呼ぶ）がその後の符号化において参照画面として用いられることはない。

【0006】特にデータ記録媒体への符号化データの記録を行うシステムにおいて、動画像符号化装置は、以上説明したIフレームとPフレーム、Bフレームとを適宜織り交ぜながら符号化を行うことで、高いデータ圧縮率とランダムアクセスや編集等の機能の両立を実現することが可能となる。Bフレームを含めて符号化した場合には符号化側でフレーム順の並び換えが行われる。なお、インターレース走査されている映像信号を、IフレームとPフレーム、Bフレームとを適宜織り交ぜながら符号化する動画像符号化方式としては、テレビジョン学会誌、第48巻、第1号（1994年）、第44頁から第49頁において概説されている方式が知られている。

【0007】現行TVの映像信号はインターレース走査された信号であるため、ライン数が半分でライン位置が

交互にずれている2枚のフィールドから、1枚のフレームは構成される。1フレームを構成する各フィールドの間には時間のずれもある。したがって、動画像復号表示装置においては、このインターレース走査された映像信号を表示のために出力する必要がある。しかしながら、データ圧縮の際には、各フレームが所定サイズのブロックに分割されフレーム単位で符号化処理されることが一般的であるので、動画像復号表示装置における復号処理において、復号した結果の再生画像データの出力は、フレームの中で左上から右下へ向かうブロック単位での順次走査の順番となる。したがって、動画像復号表示装置においては、ブロック単位の順次走査と画素単位のインターレース走査との走査変換の処理が必要となる。また、Bフレームが含まれる場合、再生側で正常な順番で各フレームの表示を行うためには、符号化データの復号を行った後にフレーム順の並び換えの処理も必要となる。

【0008】以上を満足する動画像復号表示装置として従来考えられてきたものは、復号処理回路と表示処理回路とを単純にシリーズ接続したものである。ここで表示処理回路とは、走査変換とフレーム順並び換えの処理を行うための回路である。

【0009】符号化データがIフレームとPフレームとから成る（以下、IP構造と呼ぶ）場合には、動画像復号表示装置は、参照画面として用いる前フレームを記憶保持する1枚のフレームメモリを備える復号処理回路と、ブロック単位の順次走査と画素単位のインターレース走査との走査変換を行うために、フレーム単位で交互に書き込みと読み出しが切り換えられる2枚のフレームメモリを備える表示処理回路とから成る。このとき、合計3枚のフレームメモリが必要となる。また、Iフレームの符号化データから復号を開始した後、実際にそのIフレームが表示されるまでの遅延時間は最低1フレームとなる。

【0010】また、符号化データがIフレームとPフレームだけでなくBフレームも含む（以下、IBP構造と呼ぶ）場合には、動画像復号表示装置は、参照画面として用いる前フレームと後フレームをそれぞれ記憶保持する2枚のフレームメモリを備える復号処理回路と、ブロック単位の順次走査と画素単位のインターレース走査との走査変換を行うため、およびフレーム順の並び換えを行うために、フレーム単位で選択されつつ書き込みと読み出しが適宜切り換えられる3枚のフレームメモリを備える表示処理回路とから成る。このとき、合計5枚のフレームメモリが必要となる。また、Iフレームの符号化データから復号を開始した後、実際にそのIフレームが表示されるまでの遅延時間は最低2フレームとなる。

【0011】なお、IフレームとPフレーム、Bフレームとが適宜選択されつつ符号化された符号化データを復号して表示出力を行う動画像復号表示装置として関連す

るものには、例えば日経エレクトロニクス、第603号(1994年3月14日)、第93頁から第100頁に記載されている動画像復号表示装置が挙げられる。

【0012】

【発明が解決しようとする課題】しかしながら、上記従来技術ではフレームメモリの枚数、すなわちフレームメモリ容量が大きいという課題があった。フレームメモリ容量が大きいということは、メモリ素子個数の増加や大容量メモリ素子の採用によるコストアップにつながる。

【0013】例えば、現行TVの525/60方式(日本や米国において用いられている方式)の映像信号の場合、通常13.5MHzのサンプリング周波数で輝度信号は8ビットに標準化され、フレームを構成する輝度信号の有効な画素数は水平720画素×垂直480ラインである。また、2種類の色差信号の画素数を、輝度信号の画素数に対して水平も垂直もそれぞれ1/2倍とする場合がある。この信号フォーマット(以下、[4:2:0]フォーマットと呼ぶ)では、フレームを構成する色差信号の有効な画素数は水平360画素×垂直240ラインとなる。フィールドの画素数はフレームの画素数に対して垂直のライン数が半分となる。1フレームの画像データのデータ量は、輝度信号に関して720×480×8=2,764,800ビット、2種類の色差信号に関してそれぞれ360×240×8=691,200ビットとなる。合計で4,147,200ビット、すなわち約4Mビット(1Mビット=1,048,576ビット)のデータ量となる。

【0014】したがって、525/60方式の現行TVの場合、IP構造の符号化データに対応した処理を行う動画像復号表示装置においては、3枚のフレームメモリが必要であるからフレームメモリ容量は合計約12Mビットとなる。また、IBP構造の符号化データに対応した処理を行う動画像復号表示装置においては、5枚のフレームメモリが必要であるからフレームメモリ容量は合計約20Mビットとさらに大きくなる。

【0015】また、HDTVの映像信号については、現行TVよりも解像度が高いためにフレームを構成する画素数はさらに増加している。したがって、HDTVの映像信号をデータ圧縮した符号化データに対応した処理を行う動画像復号表示装置においては、必要なフレームメモリ容量は上記した値の複数倍と非常に大きくなる。

【0016】本発明の目的は、フレームメモリの枚数、すなわちフレームメモリ容量が小さい動画像復号表示装置を実現することにある。また、復号処理と表示処理による遅延時間を短くすることにある。

【0017】

【課題を解決するための手段】上記目的を達成するために、本発明では、復号処理で必要となる参照画面を保持するフレームメモリと、表示処理で必要となる表示画面を保持するフレームメモリとを、全てあるいは一部だけ

共用する。さらに、復号処理しているフレームの再生画像データが書き込まれて前フレームの再生画像データが書き換えられる前に、復号処理で必要となる前フレームの再生画像データの読み出しと表示処理のための前フレームの再生画像データの読み出しとを完了させるように、復号処理と表示処理を制御する。

【0018】IP構造の符号化データのみの復号処理と表示処理を行う場合には、2枚の共用フレームメモリを設ける。また、IBP構造の符号化データの復号処理と表示処理も行う場合には、4枚の共用フレームメモリを設ける。それぞれの共用フレームメモリに対する復号処理の書き込みと表示処理の読み出しとを、フレームごとに適宜切り換える。

【0019】あるいは、IP構造の符号化データのみの復号処理と表示処理を行う場合には、1フレーム分よりも多少メモリ容量が大きい1枚の共用フレームメモリを設ける。また、IBP構造の符号化データの復号処理と表示処理も行う場合には、3枚の共用フレームメモリを設ける。それぞれの共用フレームメモリに対する復号処理の書き込みと表示処理の読み出しをフレームごとに適宜切り換えるとともに、復号処理と表示処理との間に奇数フィールド分に相当する遅延時間を設ける。IP構造では約1フィールドの遅延時間とし、IBP構造では約3フィールドの遅延時間とする。フレーム単位で所定の復号処理の停止期間を設けるか、復号処理から表示処理までの遅延時間をさらに多少ずらして設定するか、あるいはそれらの両者の組み合わせが行われる。

【0020】

【作用】復号処理で必要となる参照画面を保持するフレームメモリは必須であるが、そのフレームメモリを表示処理で必要となる表示画面を保持するフレームメモリと共用することにより、フレームメモリの枚数、すなわちフレームメモリ容量を従来よりも削減することができる。

【0021】復号処理された再生画像データをフレームメモリに書き込む順番はブロック単位の順次走査であるのに対して、表示処理のためにフレームメモリから再生画像データを読み出す順番は画素単位のインターレース走査である。両者で共用フレームメモリに対する書き込みアドレス、および読み出しアドレスのアドレス変化の様子は異なるので、復号処理では2枚の共用フレームメモリに対して交互に再生画像データを書き込み、表示処理では表示すべき再生画像データが格納されている方を選択して再生画像データを読み出すことにより、IP構造の場合に表示処理で必要となる走査変換の処理が実現できる。また、同様にして、IBP構造の場合に表示処理で必要となる走査変換とフレーム順の並び換えの処理も、4枚の共用フレームメモリに対する復号処理された再生画像データの書き込みと、表示処理のための再生画像データの読み出しとを、適宜いずれかの共用フレーム

メモリを選択して行うことにより実現できる。

【0022】あるいは、復号処理では1枚の共用フレームメモリに対して連続したフレーム期間で再生画像データを書き込み、表示処理をその復号処理に対して約1フィールド遅延して開始することにより、表示処理で必要となる走査変換の処理が実現できる。フレーム単位で所定の復号処理の停止期間を設けるか、復号処理から表示処理までの遅延時間をさらに多少ずらして設定するか、あるいはそれらの両者の組み合わせることにより、表示のための第1フィールドの読み出しが終わる前にはそのフレームの再生画像データの書き込みを完了させ、かつ表示のための第2フィールドの読み出しを始めた後で次のフレームの再生画像データの書き込みを開始させることができる。これにより、1枚の共用フレームメモリで、IP構造の場合の表示処理で必要となる走査変換の処理を実現することができる。この場合、共用フレームメモリは1フレーム分よりも多少メモリ容量が大きいので、参照画面として読み出す必要がある前フレームの再生画像データは、復号処理したフレームの再生画像データで書き換えられる前に読み出すことができる。また、同様に、IBP構造の場合の表示処理で必要となる走査変換とフレーム順の並び換えの処理も、2種類の参照画面を保持するために必須となる2枚に1枚追加した合計3枚の共用フレームメモリで実現することができる。上述したIP構造の場合と同じ方法で、走査変換の処理が行われる。フレーム順の並び換えの処理は、Bフレーム格納のために追加した1枚の共用フレームメモリからBフレームを読み出すことに加え、参照画面を保持する2枚の共用フレームメモリから適当なタイミングでIフレームやPフレームを読み出すことにより行われる。

【0023】

【実施例】以下、本発明の実施例を図面を用いて詳細に説明する。まず、本発明の第一の実施例について説明する。

【0024】図1は、本発明の第一の実施例である動画復号表示装置のブロック図である。IP構造により符号化された符号化データの復号処理および再生画像データの表示処理を行う動画復号表示装置である。

【0025】図1において、1は符号化データの入力端子、2はバッファメモリ、3はVLC（可変長符号）復号回路、4は逆量子化回路、5は逆DCT（ディスクリートコサイン変換）回路、6は予測加算回路、7・1・72はフレームメモリ、8はメモリ選択回路、9は動き補償回路、10は予測切り換え回路、11は表示切り換え回路、12は再生画像データの出力端子である。なお、フレームメモリ71は2枚のフィールドメモリから構成されるものであり、以下FM1と記す。同様に、フレームメモリ72も2枚のフィールドメモリから構成されるものであり、以下FM2と記す。

【0026】図2は、図1の動画復号表示装置における処理の流れとタイミングを示す説明図である。(a)は復号処理する符号化データのフレーム順を、(d)は表示処理する再生画像データのフレーム順を示している。また、(b)はFM1のメモリイメージを、(c)はFM2のメモリイメージを示している。各フレームメモリをそれぞれ2枚のフィールドメモリに分けて図示しており、上半分が第1フィールドのフィールドメモリのイメージを、下半分が第2フィールドのフィールドメモリのイメージを示している。それぞれ上から下に向かって、表示走査の順にアドレスが増加していく。

【0027】図2において、(a)から(b)・(c)に向かう下向きの矢印は、各フレームの符号化データを復号処理した結果である再生画像データをフレームメモリへ書き込む「復号ライト」の様子を示している。また、(b)・(c)から(a)に向かう上向きの矢印は、各フレームの符号化データを復号処理するために必要となる前フレームの再生画像データをフレームメモリから読み出す「参照リード」の様子を示している。さらに、(b)・(c)から(d)に向かう下向きの矢印は、各フレームの再生画像データをフィールド単位で表示処理のためにフレームメモリから読み出す「表示リード」の様子を示している。

【0028】図1の動画復号表示装置においては、各ブロックの符号化データの復号処理に一定時間のブロック処理期間が割り当てられている。そして、各フレームの符号化データの復号処理が必ず1フレーム期間以内に終了するように、そのブロック処理期間が定められている。本実施例は、525/60方式で[4:2:0]フォーマットの現行TV映像信号に対応した動画復号表示装置であり、1フレームにおける輝度信号の有効な画素数は、水平720画素×垂直480ラインである。また、1フレームにおける2種類の色差信号の有効な画素数は、それぞれ水平360画素×垂直240ラインである。ブロックサイズは、輝度信号については16×16画素であり、対応した色差信号については8×8画素である。

【0029】まず、入力端子1から固定ビットレートで連続的に符号化データが入力され、一旦バッファメモリ2に蓄えられる。VLC復号回路3は、各ブロック処理期間において、ブロックの符号化データをバッファメモリ2から読み出して可変長符号の復号を行い、ブロックの量子化係数データを再生する。逆量子化回路4は、各ブロック処理期間において、VLC復号回路3の出力であるブロックの量子化係数データを、量子化の粗さを示す量子化パラメータに従って逆量子化し、ブロックのDCT係数データを再生する。なお、図1には明示していないが、符号化データに付加されている量子化パラメータは、VLC復号回路5がバッファメモリ2から読み出した符号化データから抜き出され、逆量子化回路4にお

11

いて用いられる。逆 DCT 回路 5 は、各ブロック処理期間において、逆量子化回路 4 の出力であるブロックの DCT 係数データに対して逆ディスクリットコサイン変換を行い、ブロックの予測誤差データを再生する。

【0030】予測加算回路 6 は、各ブロック処理期間において、逆 DCT 回路 5 の出力であるブロックの予測誤差データに、予測切り換え回路 10 の出力であるブロックの予測画像データを加算し、ブロックの再生画像データを再生する。そして、以上の復号処理により再生されたブロックの再生画像データは、各ブロック処理期間において、FM1（フレームメモリ 71）または FM2（フレームメモリ 72）のどちらかに書き込まれる。再生画像データを格納するフレームメモリのアドレスは、左画素から右画素へ、そして上ラインから下ラインへ、さらに第 1 フィールドの次に第 2 フィールドという、インターレースの表示走査の順に増加していく。したがって、各ブロックの「復号ライト」では、書き込みアドレスは連続的に増加するのでなく途中に飛びが発生する。ただし、1 フレームの「復号ライト」では、書き込みアドレスの不連続は存在するものの全体的には徐々にアドレスが増加していく。図 2 の (b)・(c) において、少し幅が広がっている濃い網かけの線がこの様子を示している。

【0031】フレーム間符号化が行われている P フレームにおいては、FM1 または FM2 のどちらかに記憶保持されている前フレームの再生画像データが読み出され、予測画像データとして予測加算回路 6 に与えられる。メモリ選択回路 8 は、各フレーム期間において、「復号ライト」されている方のフレームメモリではなく、もう一方のフレームメモリを選択する。動き補償回路 9 は、各ブロック処理期間において、メモリ選択回路 8 で選択されている FM1 または FM2 のどちらかから前フレームの再生画像データを読み出し、ブロックの予測画像データとして出力する。ブロックのシフト量を示す動きベクトルに従って、シフトされた画面位置からブロックの予測画像データを読み出すものである。したがって、各ブロックの「参照リード」では、読み出しアドレスは連続的に増加するのでなく途中で飛びが発生すると同時に、一般的に動きベクトルの大きさに従って読み出しアドレスに正または負のオフセットが付加される。ただし、1 フレームの「参照リード」では、読み出しアドレスの不連続は存在するものの全体的には徐々にアドレスが増加していく。図 2 の (b)・(c) において、幅が広がっている薄い網かけの線がこの様子を示している。

【0032】なお、図 1 には明示していないが、符号化データに付加されている動きベクトルは、VLC 復号回路 5 がバッファメモリ 2 から読み出した符号化データから抜き出され、動き補償回路 9 において用いられる。ただし、P フレームであってもフレーム内符号化されてい

12

るブロック、および必ずフレーム内符号化されている I フレームのブロックについては、フレームメモリからの予測画像データの読み出しは不要であるため、動き補償回路 9 は処理を停止する。予測切り換え回路 10 は、各ブロック処理期間において、フレーム間符号化されているブロックでは動き補償回路 9 の出力である予測画像データを選択し、フレーム内符号化されているブロックでは固定値の“0”を選択するものである。

【0033】以上説明した各フレームの符号化データの復号処理において、フレームメモリ FM1 に対する「復号ライト」と「参照リード」は、フレーム期間ごとに交互に切り換えられる。フレームメモリ FM2 についても同様である。

【0034】復号処理された結果である再生画像データの表示処理は、各フレーム期間において、「復号ライト」されていない方のフレームメモリ、すなわち「参照リード」されている方のフレームメモリから、表示のために再生画像データを読み出すことにより行われる。FM1 と FM2 はフレーム期間ごとに交互に切り換えられることになる。再生画像データを格納するフレームメモリのアドレスはインターレースの表示走査の順に増加していくので、2 フィールドから成る各フレームの再生画像データを読み出す「表示リード」では、読み出しアドレスは連続的に増加していく。ただし、フィールドとフィールドの間に存在する垂直帰線期間において、一時的に「表示リード」は中断される。図 2 の (b)・(c) において、太実線がこの様子を示している。

【0035】表示切り換え回路 11 は、各フィールド期間（フレーム期間の半分の時間）において、フレームメモリ FM1 を構成する 2 枚のフィールドメモリ、およびフレームメモリ FM2 を構成する 2 枚のフィールドメモリを順番に選択し、選択したフィールドメモリから再生画像データを読み出して出力端子 12 から出力する。

【0036】以上の通り、本発明の第一の実施例である動画復号表示装置は、フレームメモリが 2 枚で構成されている。525/60 方式で [4:2:0] フォーマットの場合に必要な 1 フレーム分のメモリ容量は約 4 M ビットであるから、合計のフレームメモリ容量は約 8 M ビットとなる。また、バッファメモリ 2 における遅延時間等を除けば、入力された符号化データの復号から再生画像データの表示出力までの遅延時間は 1 フレーム期間である。ただし、図 2 で「復号ライト」のアドレス変化を示す濃い網かけの線と「表示リード」を示す太実線が交わらない限りにおいては、「表示リード」のタイミングをずらすことも可能である。このとき、復号から表示までの遅延時間を 0.5 フレーム期間程度まで短縮することができる。

【0037】本発明の第一の実施例である動画復号表示装置の特徴は、同等の動作をする従来例との比較により明確となる。そこで、その動画復号表示装置の従来

例について簡単に説明する。

【0038】図3は、IP構造により符号化された符号化データの復号処理および再生画像データの表示処理を行う、動画像復号表示装置の従来例のブロック図である。図3において、75は遅延メモリ、72・73・76はフレームメモリである。その他の回路ブロックは、図1に示した本発明の第一の実施例の場合と同じものである。同一の符号を付けている。なお、フレームメモリ76を、以下FM1と記す。また、フレームメモリ72は2枚のフィールドメモリから構成されるものであり、以下FM2と記す。同様に、フレームメモリ73も2枚のフィールドメモリから構成されるものであり、以下FM3と記す。

【0039】図4は、図3の動画像復号表示装置における処理の流れとタイミングを示す説明図である。(a)は復号処理する符号化データのフレーム順を、(e)は表示処理する再生画像データのフレーム順を示している。また、(b)はFM1のメモリイメージを、(c)はFM2のメモリイメージを、(d)はFM3のメモリイメージを示している。図2の場合と同様に、各フレームメモリを2枚のフィールドメモリに分けて図示している。FM1は実際には2枚のフィールドメモリから構成される訳ではないが、ここでは仮想的に2枚のフィールドメモリに分けて示している。また、図2の場合と同様に、(a)から(b)に向かう下向きの矢印は「復号ライト」の様子を、(b)から(a)に向かう上向きの矢印は「参照リード」の様子を、(c)・(d)から(e)に向かう下向きの矢印は「表示リード」の様子を示している。

【0040】図3の動画像復号表示装置は、破線で囲まれている通り、復号処理部と表示処理部の二つに分けられる。復号処理部において、各ブロックの符号化データの復号処理は、一定時間のブロック処理期間に行われる。入力端子1から入力された符号化データは一旦バッファメモリ2に蓄えられる。VLC復号回路3は符号化データをバッファメモリ2から読み出して可変長符号を復号する。その後、逆量子化回路4において逆量子化が、逆DCT回路5において逆ディスクリートコサイン変換が、予測加算回路6において予測画像データの加算が行われ、再生画像データが再生される。この再生画像データは、遅延メモリ75で所定時間だけ遅延された後に、FM1(フレームメモリ76)に書き込まれる。図4の(b)において、少し幅が広がっている濃い網かけの線がこの「復号ライト」の様子を示している。

【0041】動き補償回路9は、Pフレームにおいてフレーム間符号化されているブロックにおいて、FM1から前フレームの再生画像データを読み出し、予測画像データとして出力する。図4の(b)において、幅が広がっている薄い網かけの線がこの「参照リード」の様子を示している。なお、図4から明らかなように、FM1から

らの「参照リード」が済んだ後で、FM1に対する「復号ライト」を行う必要があるために、遅延メモリ75が設けられている。予測切り換え回路10は、フレーム内符号化されているブロックにおいて、予測画像データを固定値“0”とするものである。

【0042】復号処理部で復号処理された結果である再生画像データは、予測加算回路6から表示処理部に出力される。表示処理部において、再生画像データは、FM2(フレームメモリ72)またはFM3(フレームメモリ73)のどちらかに書き込まれる。FM2とFM3への書き込みはフレーム期間ごとに切り換えられる。図4の(c)・(d)において、少し幅が広がっている濃い網かけの線がこの書き込みの様子を示している。再生画像データの表示処理は、各フレーム期間において、書き込みが行われていない方のフレームメモリから、表示のために再生画像データを読み出すことにより行われる。FM2とFM3からの読み出しもフレーム期間ごとに切り換えられることになる。図4の(c)・(d)において、太実線がこの「表示リード」の様子を示している。

【0043】表示切り換え回路11は、フレームメモリFM2を構成する2枚のフィールドメモリ、およびフレームメモリFM3を構成する2枚のフィールドメモリから順番に再生画像データを読み出して出力端子12から出力する。表示処理部における2枚のフレームメモリFM2とFM3は、ブロック単位の順次走査から画素単位のインターレース走査へ走査変換を行うために設けられているものである。

【0044】以上の通り、動画像復号表示装置の従来例は、フレームメモリが3枚で構成されている。また、バッファメモリ2における遅延時間等を除けば、入力された符号化データの復号から再生画像データの表示出力までの遅延時間は1フレーム期間である。

【0045】したがって、図1に示した本発明の第一の実施例の動画像復号表示装置では、図3に示した従来例よりもフレームメモリが1枚少ない、すなわちフレームメモリ容量が削減されているので、コストダウンが実現できる。

【0046】次に、本発明の第二の実施例について説明する。

【0047】図5は、本発明の第二の実施例である動画像復号表示装置のブロック図である。IBP構造により符号化された符号化データの復号処理および再生画像データの表示処理を行う動画像復号表示装置である。ただし、IP構造により符号化された符号化データの復号処理および再生画像データの表示処理も行える。

【0048】図5において、1は符号化データの入力端子、2はバッファメモリ、3はVLC復号回路、4は逆量子化回路、5は逆DCT回路、6は予測加算回路、71~74はフレームメモリ、81・82はメモリ選択回路、91・92は動き補償回路、13は平均値生成回

路、14は予測切り換え回路、15は表示切り換え回路、12は再生画像データの出力端子である。なお、フレームメモリ71~74は、それぞれ2枚のフィールドメモリから構成されるものであり、以下FM1~FM4と記す。

【0049】図6は、図5の動画像復号表示装置における処理の流れとタイミングを示す説明図である。(a)は復号処理する符号化データのフレーム順を、(f)は表示処理する再生画像データのフレーム順を示している。また、(b)~(e)はFM1~FM4のメモリイメージをそれぞれ示している。各フレームメモリをそれぞれ2枚のフィールドメモリに分けて図示しており、上半分が第1フィールドのフィールドメモリのイメージを、下半分が第2フィールドのフィールドメモリのイメージを示している。また、(a)から(b)~(e)に向かう下向きの矢印は「復号ライト」の様子を、(b)~(e)から(a)に向かう上向きの矢印は「参照リード」の様子を、(b)~(e)から(f)に向かう下向きの矢印は「表示リード」の様子を示している。

【0050】図6は、動画像復号表示装置に入力される符号化データの並びが、(a)に示す通り、Iフレーム(I1)、Pフレーム(P4)、Bフレーム(B2)、Bフレーム(B3)、Pフレーム(P5)、Pフレーム(P6)、...となっている場合の例を示している。このとき、(e)に示す通り、動画像復号表示装置から出力される再生画像データの並びは、Iフレーム(I1)、Bフレーム(B2)、Bフレーム(B3)、Pフレーム(P4)、...という順番となる。すなわち、Bフレームが存在するためフレーム順の並び換えが行われる。

【0051】本実施例は、525/60方式で[4:2:0]フォーマットの現行TV映像信号に対応した動画像復号表示装置であり、1フレームにおける輝度信号の有効な画素数は、水平720画素×垂直480ラインである。また、1フレームにおける2種類の色差信号の有効な画素数は、それぞれ水平360画素×垂直240ラインである。ブロックサイズは輝度信号については16×16画素であり、対応した色差信号については8×8画素である。

【0052】図5の動画像復号表示装置においては、各ブロックの符号化データの復号処理に一定時間のブロック処理期間が割り当てられている。バッファメモリ2、VLC復号回路3、逆量子化回路4、逆DCT回路5、および予測加算回路6の動作は、図1に示した本発明の第一の実施例の場合と全く同じである。まず、入力端子1から固定ビットレートで連続的に符号化データが入力され、一旦バッファメモリ2に蓄えられる。そして、VLC復号回路3は、各ブロック処理期間において、ブロックの符号化データをバッファメモリ2から読み出して可変長符号の復号を行う。その後、各ブロック処理期間

において、逆量子化回路4は逆量子化を、逆DCT回路5は逆ディスクリートコサイン変換を、予測加算回路6は予測画像データの加算を行い、ブロックの再生画像データを再生する。

【0053】以上の復号処理により再生されたブロックの再生画像データは、各ブロック処理期間において、FM1~FM4(フレームメモリ71~74)のいずれかに書き込まれる。1フレームの「復号ライト」では、書き込みアドレスの不連続は存在するものの全体的には徐々にアドレスが増加していく。図6の(b)~(e)において、少し幅が広がっている濃い網かけの線がこの「復号ライト」の様子を示している。各フレームの再生画像データの「復号ライト」は、それ以前に復号処理された2枚のIフレームまたはPフレームについて「復号ライト」が行われた2枚のフレームメモリ以外で、かつ直前に復号処理されたフレームがBフレームである場合にはそのBフレームについて「復号ライト」が行われたフレームメモリ以外のフレームメモリに対して行われる。さらに、IフレームまたはPフレームの再生画像データの「復号ライト」は、その前に復号処理されたIフレームまたはPフレームについて「復号ライト」が行われたフレームメモリがFM1またはFM2である場合には、FM3またはFM4のどちらかに対して行われる。また、その前に復号処理されたIフレームまたはPフレームについて「復号ライト」が行われたフレームメモリがFM3またはFM4である場合には、FM1またはFM2のどちらかに対して行われる。

【0054】フレーム間符号化が行われているPフレームにおいて、FM1~FM4のいずれかに記憶保持されている、表示順で前フレームの再生画像データが読み出される。表示順で前フレームの再生画像データがFM1またはFM2に記憶保持されている場合には、動き補償回路91が、各ブロック処理期間において、メモリ選択回路81で選択されたFM1またはFM2のどちらかから前フレームの再生画像データを読み出し、ブロックの予測画像データとして出力する。また、FM3またはFM4に記憶保持されている場合には、動き補償回路92が、各ブロック処理期間において、メモリ選択回路82で選択されたFM3またはFM4のどちらかから前フレームの再生画像データを読み出し、ブロックの予測画像データとして出力する。

【0055】フレーム内挿符号化が行われているBフレームにおいて、FM1~FM4のいずれかに記憶保持されている、表示順で前フレームの再生画像データと表示順で後フレームの再生画像データが読み出される。表示順で前フレームの再生画像データがFM1またはFM2に記憶保持されている場合には、動き補償回路91が、各ブロック処理期間において、メモリ選択回路81で選択されたFM1またはFM2のどちらかから前フレームの再生画像データを読み出し、ブロックの予測画像データ

タとして出力する。その場合には、表示順で後フレームの再生画像データはFM3またはFM4に記憶保持されているので、動き補償回路92が、各ブロック処理期間において、メモリ選択回路82で選択されたFM3またはFM4のどちらかから後フレームの再生画像データを読み出し、ブロックの予測画像データとして出力する。また、以上と逆の場合もありえる。動き補償回路91と動き補償回路92の出力である、前フレームからの予測画像データと後フレームからの予測画像データが、平均値生成回路13で加算平均されてフレーム内挿された予測画像データが生成される。

【0056】以上の通り、FM1～FM4（フレームメモリ71～74）のいずれかから再生画像データの読み出しが行われる。1フレームの「参照リード」では、読み出しアドレスの不連続は存在するものの全体的には徐々にアドレスが増加していく。図6の(b)～(e)において、幅が広がっている薄い網かけの線がこの「参照リード」の様子を示している。予測切り換え回路14は、Pフレームにおいては、前フレームからの予測画像データ、または固定値“0”を選択する。また、Bフレームにおいては、フレーム内挿された予測画像データ、前フレームからの予測画像データ、後フレームからの予測画像データ、または固定値“0”を選択する。Iフレームでは、常に固定値“0”を選択する。

【0057】復号処理された結果である再生画像データの表示処理は、各フレーム期間において、FM1～FM4の中に記憶保持された各フレームの再生画像データを表示順で読み出すことにより行われる。2フィールドから成る各フレームの再生画像データを読み出す「表示リード」では、読み出しアドレスは連続的に増加していく。ただし、フィールドとフィールドとの間に存在する垂直帰線期間において、一時的に「表示リード」は中断される。図6の(b)～(e)において、太実線がこの様子を示している。一続きのBフレームの直前に復号されたIフレームまたはPフレームに関しては、その表示処理はBフレームの後に行う必要がある。表示切り換え回路15は、各フィールド期間において、フレームメモリFM1～FM4を構成する合計8枚のフィールドメモリを表示すべき順番で適宜選択し、選択したフィールドメモリから再生画像データを読み出して出力端子12から出力する。

【0058】以上の通り、本発明の第二の実施例である動画復号表示装置は、フレームメモリが4枚で構成されている。525/60方式で[4:2:0]フォーマットの場合に必要な1フレーム分のメモリ容量は約4Mビットであるから、合計のフレームメモリ容量は約16Mビットとなる。また、バッファメモリ2における遅延時間等を除けば、入力された符号化データの復号から再生画像データの表示出力までの遅延時間は2フレーム期間である。ただし、図6で「復号ライト」のアドレス変

化を示す濃い網かけの線と「表示リード」を示す太実線が交わらない限りにおいては、「表示リード」のタイミングをずらすことも可能である。このとき、復号から表示までの遅延時間を1.5フレーム期間程度まで短縮することができる。

【0059】本発明の第二の実施例である動画復号表示装置の特徴は、同等の動作をする従来例との比較により明確となる。そこで、その動画復号表示装置の従来例について簡単に説明する。

【0060】図7は、IBP構造により符号化された符号化データの復号処理および再生画像データの表示処理を行う、動画復号表示装置の従来例のブロック図である。図7において、73～77はフレームメモリ、16は表示切り換え回路である。

【0061】その他の回路ブロックは、図5に示した本発明の第二の実施例と場合と同じものである。同一の符号を付けている。なお、フレームメモリ76を、以下FM1と記す。同様に、フレームメモリ77を、以下FM2と記す。また、フレームメモリ73～75は、それぞれ2枚のフィールドメモリから構成されるものであり、以下それぞれFM3～FM5と記す。

【0062】図8は、図7の動画復号表示装置における処理の流れとタイミングを示す説明図である。(a)は復号処理する符号化データのフレーム順を、(g)は表示処理する再生画像データのフレーム順を示している。また、(b)～(f)はそれぞれFM1～FM5のメモリイメージを示している。図6の場合と同様に、各フレームメモリを2枚のフィールドメモリに分けて図示してある。FM1とFM2は実際にはどちらも2枚のフィールドメモリから構成される訳ではないが、ここではそれぞれ仮想的に2枚のフィールドメモリに分けて示している。また、図6の場合と同様に、(a)から(b)・(c)に向かう下向き矢印は「復号ライト」の様子を、(b)・(c)から(a)に向かう上向きの矢印は「参照リード」の様子を、(d)～(f)から(g)に向かう下向きの矢印は「表示リード」の様子を示している。

【0063】図7の動画復号表示装置は、破線で囲まれている通り、復号処理部と表示処理部の二つに分けられる。復号処理部において、各ブロックの符号化データの復号処理は、一定時間のブロック処理期間に行われる。入力端子1から入力された符号化データは一旦バッファメモリ2に蓄えられる。VLC復号回路3は符号化データをバッファメモリ2から読み出して可変長符号を復号する。その後、逆量子化回路4において逆量子化が、逆DCT回路5において逆ディスクリートコサイン変換が、予測加算回路6において予測画像データの加算が行われ、再生画像データが再生される。IフレームまたはPフレームの復号が行われた場合には、その再生画像データは、FM1（フレームメモリ76）とFM2

19

(フレームメモリ 77) のどちらかに書き込まれる。B フレームの予測のためには、前に復号された I フレームまたは P フレームの 2 フレーム分が必要であるので、I フレームまたは P フレームの再生画像データの FM1 と FM2 への書き込みは交互に行われる。図 8 の (b)・(c) において、少し幅が広がっている濃い網かけの線がこの「復号ライト」の様子を示している。

【0064】P フレームにおいてフレーム間符号化されているブロックにおいて、FM1 または FM2 のどちらかに記憶保持されている、表示順で前フレームの再生画像データが読み出される。表示順で前フレームの再生画像データが FM1 に記憶保持されている場合には、動き補償回路 91 が FM1 から前フレームの再生画像データを読み出し、予測画像データとして出力する。また、逆に表示順で前フレームの再生画像データが FM2 に記憶保持されている場合には、動き補償回路 92 が FM2 から前フレームの再生画像データを読み出し、予測画像データとして出力する。

【0065】B フレームにおいてフレーム内挿符号化されているブロックにおいて、FM1 または FM2 に記憶保持されている、表示順で前フレームの再生画像データと表示順で後フレームの再生画像データが読み出される。表示順で前フレームの再生画像データが FM1 に記憶保持されている場合には、動き補償回路 91 が FM1 から前フレームの再生画像データを読み出し、予測画像データとして出力する。その場合には、表示順で後フレームの再生画像データが FM2 に記憶保持されているので、動き補償回路 92 が FM2 から後フレームの再生画像データを読み出し、予測画像データとして出力する。また、以上と逆の場合もありえる。動き補償回路 91 と 92 の出力である、前フレームからの予測画像データと後フレームからの予測画像データが、平均値生成回路 13 で加算平均されてフレーム内挿された予測画像データが生成される。

【0066】図 8 の (b)・(c) において、幅が広がっている薄い網かけの線がこの「参照リード」の様子を示している。予測切り換え回路 14 は、P フレームにおいては、前フレームからの予測画像データ、または固定値“0”を選択する。また、B フレームにおいては、フレーム内挿された予測画像データ、前フレームからの予測画像データ、後フレームからの予測画像データ、または固定値“0”を選択する。I フレームでは、常に固定値“0”を選択する。

【0067】復号処理部で復号処理された結果である再生画像データは、予測加算回路 6 から表示処理部に出力される。表示処理部において、再生画像データは、FM3～FM5 (フレームメモリ 73～75) のいずれかに書き込まれる。なお、B フレームの再生画像データは、表示処理部の FM3～FM5 には書き込まれるが、復号処理部の中の FM1 と FM2 には書き込まれない。FM

20

3～FM5 への書き込みはフレーム期間ごとに適宜切り換えられる。図 8 の (d)～(f) において、少し幅が広がっている濃い網かけの線がこの書き込みの様子を示している。再生画像データの表示処理は、各フレーム期間において、FM3～FM5 の中で書き込みが行われていない 2 枚のフレームメモリのどちらかから、表示のために再生画像データを読み出すことにより行われる。FM3～FM5 からの読み出しもフレーム期間ごとに切り換えられることになる。B フレームの再生画像データの読み出しは、それが FM3～FM5 のいずれかに書き込まれたフレーム期間の次のフレーム期間で行われるが、I フレームと P フレームに関してはフレーム順の並び換えの処理による遅延が存在する。図 8 の (d)～(f) において、太実線がこの「表示リード」の様子を示している。

【0068】表示切り換え回路 16 は、フレームメモリ FM3～FM5 を構成する合計 6 枚のフィールドメモリを表示すべき順番で適宜選択し、選択したフィールドメモリから再生画像データを読み出して出力端子 12 から出力する。表示処理部における 3 枚のフレームメモリ FM3～FM5 は、ブロック単位の順次走査から画素単位のインターレース走査へ走査変換を行うため、および B フレームが存在する場合にその前に復号処理した I フレームと P フレームの表示を遅延させるフレーム順の並び換えを行うために設けられているものである。

【0069】以上の通り、動画像復号表示装置の従来例は、フレームメモリが 5 枚で構成されている。また、バッファメモリ 2 における遅延時間等を除けば、入力された符号化データの復号から再生画像データの表示出力までの遅延時間は 2 フレーム期間である。

【0070】したがって、図 5 に示した本発明の第二の実施例の動画像復号表示装置では、図 7 に示した従来例よりもフレームメモリが 1 枚少ない、すなわちフレームメモリ容量が削減されているので、コストダウンが実現できる。

【0071】次に、本発明の第三の実施例について説明する。

【0072】図 9 は、本発明の第三の実施例である動画像復号表示装置のブロック図である。図 5 に示した本発明の第二の実施例の動画像復号表示装置と同じく、I B P 構造により符号化された符号化データの復号処理および再生画像データの表示処理を行う動画像復号表示装置である。ただし、I P 構造により符号化された符号化データの復号処理および再生画像データの表示処理も行える。

【0073】図 9 において、31 は V L C 復号回路、41 は逆量子化回路、51 は逆 D C T 回路、61 は予測加算回路、93・94 は動き補償回路、95 は平均値生成回路、24 は予測切り換え回路、71～73 はフレームメモリ、17 は表示切り換え回路、18 は停止制御回路

である。その他の回路ブロックは、図5に示した本発明の第二の実施例の場合と同じものである。同一の符号を付けている。なお、フレームメモリ71~73は、それぞれ2枚のフィールドメモリから構成されるものであり、以下それぞれFM1~FM3と記す。

【0074】図10は、図9の動画像復号表示装置における処理の流れとタイミングを示す説明図である。

(a)は復号処理する符号化データのフレーム順を、

(e)は表示処理する再生画像データのフレーム順を示している。また、(b)~(d)はそれぞれFM1~FM3のメモリイメージを示している。図6の場合と同様に、各フレームメモリを2枚のフィールドメモリに分けて図示している。また、図6の場合と同様に、(a)から(b)~(d)に向かう下向きの矢印は「復号ライト」の様子を、(b)~(d)から(a)に向かう上向きの矢印は「参照リード」の様子を、(b)~(d)から(e)に向かう下向きの矢印は「表示リード」の様子を示している。

【0075】図9の動画像復号表示装置においては、各ブロックの符号化データの復号処理に一定時間のブロック処理期間が割り当てられている。ただし、各フレームの符号化データの復号処理が必ず1フレーム期間以内に終了するように、かつ各フレームの復号処理の間に所定時間だけ符号化データの復号処理を停止するように、そのブロック処理期間が定められている。

【0076】本実施例は、625/50方式(欧州において主に用いられている方式)で[4:2:0]フォーマットの現行TV映像信号に対応した動画像復号表示装置であり、1フレームにおける輝度信号の有効な画素数は、水平720画素×垂直576ラインである。また、1フレームにおける2種類の色差信号の有効な画素数は、それぞれ水平360画素×垂直288ラインである。1フレームの画像データのデータ量は、輝度信号に関して $720 \times 576 \times 8 = 3,317,760$ ビット、2種類の色差信号に関してそれぞれ $360 \times 288 \times 8 = 829,440$ ビットである。合計すると4,976,640ビット、すなわち約4.8Mビットのデータ量となる。ブロックサイズは、輝度信号については 16×16 画素であり、対応した色差信号については 8×8 画素である。

【0077】バッファメモリ2の動作は、図5に示した本発明の第二の実施例の場合と全く同じである。また、VLC復号回路31、逆量子化回路41、逆DCT回路51、および予測加算回路61の動作は、図5に示した本発明の第二の実施例におけるVLC復号回路3、逆量子化回路4、逆DCT回路5、および予測加算回路6の動作と基本的に同一である。本実施例で異なるのは、各フレームの復号処理の間に所定時間だけ符号化データの復号処理を停止するように、停止制御回路18によって制御される点である。

【0078】予測加算回路61から出力される再生画像データは、FM1~FM3(フレームメモリ71~73)のいずれかに書き込まれる。Bフレームの予測のために用いられるIフレームまたはPフレームの再生画像データは、FM1とFM2に交互に書き込まれる。また、Bフレームの再生画像データはFM3に書き込まれる。図10の(b)~(d)において、少し幅が広がっている濃い網かけの線がこの「復号ライト」の様子を示している。

10 【0079】Pフレームでフレーム間符号化されているブロックにおいて、FM1またはFM2のどちらかに記憶保持されている、表示順で前フレームの再生画像データが読み出される。また、Bフレームでフレーム内挿符号化されているブロックにおいては、さらに表示順で後フレームの再生画像データも読み出される。この前フレームと後フレームの再生画像データをFM1・FM2から読み出す処理は、動き補償回路93と動き補償回路94によって行われるものである。図10の(b)~(d)において、幅が広がっている薄い網かけの線がこの「参照リード」の様子を示している。その後、平均値生成回路95と予測切り換え回路24の処理により、各ブロックに対する予測画像データが生成され予測加算回路61に出力される。

20 【0080】動き補償回路93・94、平均値生成回路95、および予測切り換え回路24の動作は、図5に示した本発明の第二の実施例における動き補償回路91・92、平均値生成回路13、および予測切り換え回路14の動作と基本的には同一であるが、各フレームの復号処理の間に所定時間だけ符号化データの復号処理を停止するように、停止制御回路18によって制御される点が異なる。

30 【0081】復号処理された結果である再生画像データの表示処理は、各フレーム期間において、FM1~FM3の中に記憶保持された各フレームの再生画像データを表示順で読み出すことにより行われる。図6に示した本発明の第二の実施例の場合とは異なり、復号処理するフレーム期間と表示処理するフレーム期間とが1フィールド期間だけずれている。表示のためのBフレームの再生画像データの読み出しは、それが復号処理されFM3に書き込まれ始めたフレーム期間から1フィールド期間だけ遅延されて開始される。IフレームとPフレームに関しては、さらにフレーム順の並び換えの処理による遅延が存在する。図10の(b)~(d)において、太実線がこの「表示リード」の様子を示している。表示切り換え回路17は、フレームメモリFM1~FM3を構成する合計6枚のフィールドメモリを表示すべき順番で適宜選択し、選択したフィールドメモリから再生画像データを読み出して出力端子12から出力する。

40 【0082】図10においてB2とB3で示されているように、複数のBフレームの符号化データが連続してい

る場合には、それらを復号した結果であるBフレームの再生画像データは連続したフレーム期間でFM3に「復号ライト」される。したがって、新たなBフレームの再生画像データの「復号ライト」によって、前のBフレームの再生画像データが書き換えられる前に、そのBフレームの再生画像データを「表示リード」する必要がある。これを実現するために、Bフレームの「復号ライト」から「表示リード」までに1フィールド期間の遅延を設けていると同時に、各フレームの符号化データの復号処理を行う際に所定の停止期間を設けている。

【0083】図11はBフレームにおける「復号ライト」と「表示リード」との関係を説明するための説明図である。図10において楕円で囲まれている部分を拡大し、FM3のメモリイメージを示したものである。図11で、小さな長方形が左上から右下へ階段状につながっている形が「復号ライト」のアドレス変化の様子を示している。B2およびB3で示された連続するBフレームが存在する場合を示している。FM3のアドレスの割り付けは、左画素から右画素へ、そして上ラインから下ラインへ、さらに第1フィールドの次に第2フィールドと言う、インターレースの表示走査順になっているため、Bフレームにおける各ブロックの「復号ライト」では、書き込みアドレスは連続的に増加するのではなく、途中にアドレスの飛びが発生する。ただし、1フレームの「復号ライト」では、書き込みアドレスの不連続は存在するものの全体的には徐々にアドレスが増加していく。

【0084】フレーム内で垂直位置が等しく水平に並んでいる全てのブロックの集まりを、ブロック行と呼ぶことにすれば、「復号ライト」の書き込みアドレスと「表示リード」の読み出しアドレスの変換はブロック行単位で行われる。輝度信号については16ライン分の画素の集まりに相当する。したがって、各ブロック行においてブロックを順番に復号処理した後の「復号ライト」のアドレスは、少なくともそのブロック行の各画素に対応したアドレスの範囲内に収まる。すなわち、16ライン分のアドレスとなる。この各ブロック行に対応したアドレスの範囲を、図11における小さな長方形が示していることになる。この長方形の高さは、フレームにおいてブロック行を構成する垂直ライン数の半分、すなわちフィールド内でのその垂直ライン数に対応したアドレスの範囲に等しい。したがって、輝度信号については8ライン分のアドレスとなる。

【0085】また、図11において、左上から右下に引かれている太実線が「表示リード」の様子を示している。B2で示されたBフレームについて示している。このようにBフレームにおける2フィールドの「表示リード」では、読み出しアドレスは連続的に増加していく。ただし、フィールドとフィールドとの間に存在する垂直掃線期間において、一時的に「表示リード」は中断される。なお、「表示リード」のアドレス変化を示す太実線

の傾きは、「復号ライト」のアドレス変化を示す長方形が並んだ階段の傾きの2倍となっている。

【0086】B2の各画素を順番にFM3から読み出す「表示リード」は、B2のその画素の再生画像データが「復号ライト」によりFM3に書き込まれた後で、かつ次のBフレームであるB3の「復号ライト」により書き換えられる前に行う必要がある。すなわち、「復号ライト」のアドレス変化を示す長方形が階段状につながった形と、「表示リード」のアドレス変化を示す太実線が交わってはいけない。そのために本実施例では、Bフレームの「復号ライト」から「表示リード」までに1フィールド期間の遅延を設けていると同時に、各フレームの符号化データの復号処理を行う際に所定の停止期間を設けている。すなわち、B2フレームの第1フィールドの「表示リード」が終わる前にB2フレームの「復号ライト」は完了させ、B3フレームの「復号ライト」が始まる前にB2フレームの第2フィールドの「表示リード」を開始させている。

【0087】各フレームの復号処理を行うフレーム期間の間に設けている停止期間の長さは、第1フィールドにおける最下ブロック行の全ラインを表示する期間、第1フィールドと第2フィールドとの間の垂直掃線期間、および第2フィールドにおける最上ブロック行の全ラインを表示する期間の合計としている。すなわち、625/50方式における第1フィールドと第2フィールドとの間の垂直掃線期間は約25ラインの表示期間に相当するので、この復号処理の停止期間の長さは $8 + 25 + 8 = 41$ ラインの表示期間に相当する時間としている。停止期間を短くして各ブロックを復号処理するブロック処理期間をできるだけ長く確保するために、この停止期間には必要最小限の長さに抑えている。停止期間においては、停止制御回路18が符号化データの復号処理を停止させる。

【0088】以上の通り、本発明の第三の実施例である動画像復号表示装置は、フレームメモリが3枚で構成されている。625/50方式で[4:2:0]フォーマットの場合に必要な1フレーム分のメモリ容量は約4.8Mビットであるから、合計のフレームメモリ容量は約14Mビットとなる。また、バッファメモリ2における遅延時間を除けば、入力された符号化データの復号から再生画像データの表示出力までの遅延時間は1.5フレーム期間である。図5に示した本発明の第二の実施例の動画像復号表示装置よりも、さらにフレームメモリが1枚少ない、すなわちフレームメモリ容量が削減することができると同時に、復号から表示までの遅延時間を0.5フレームだけ短縮することができる。

【0089】次に、本発明の第四の実施例について説明する。

【0090】図12は、本発明の第四の実施例の動画像復号表示装置のブロック図である。図9に示した本発明

25

の第三の実施例の動画像復号表示装置と同じく、I P構造により符号化された符号化データの復号処理、および再生画像データの表示処理を行う動画像復号表示装置である。ただし、I P構造により符号化された符号化データの復号処理および再生画像データの表示処理も行える。

【0091】図12において、76・77・73はフレームメモリ、19は表示切り換え回路である。その他の回路ブロックは、図9に示した本発明の第三の実施例の場合と同じものであるので、同一の符号を付けている。なお、フレームメモリ76・77を、以下それぞれFM1・FM2と記す。また、フレームメモリ73は2枚のフィールドメモリから構成されるものであり、以下FM3と示す。

【0092】図13は、図12の動画像復号表示装置における処理の流れとタイミングを示す説明図である。

(a)は復号処理する符号化データのフレーム順を、(e)は表示処理する再生画像データのフレーム順を示している。また、(b)～(d)はそれぞれFM1～FM3のメモリイメージを示している。図10の場合と同様に、各フレームメモリを2枚のフィールドメモリに分けて図示してある。FM1とFM2に関しては、仮想的に2枚のフィールドメモリに分けて示している。(a)から(b)～(d)に向かう下向きの矢印は「復号ライト」の様子を、(b)・(c)から(a)に向かう上向きの矢印は「参照リード」の様子を、(d)から(e)に向かう下向きの矢印は「表示リード」の様子を示している。また、(b)・(c)から(d)に向かう下向きの矢印は「データ転送」の様子を示している。

【0093】図12の動画像復号表示装置において、バッファメモリ2、VLC復号回路31、逆量子化回路41、逆DCT回路51、予測加算回路61、平均値生成回路95、予測切り換え回路24、および停止制御回路18の動作は、図9に示した本発明の第三の実施例の場合と全く同じである。また、動き補償回路93・94に関しても、それらが「参照リード」を行う2枚のフレームメモリFM1とFM2の構成が異なっているだけであり、動作は基本的に変わらない。

【0094】本実施例においては、表示のために必要となる再生画像データを必ずフレームメモリFM3の中に格納することで、「表示リード」はFM3からのみ行われる。表示切り換え回路19はFM3を構成する2枚のフィールドメモリを交互に選択して再生画像データを読み出すことになる。これに伴い、図13において示されている通り、FM1・FM2からFM3に対してのIフレームとPフレームの再生画像データの「データ転送」、すなわちFM1・FM2から再生画像データを読み出すと同時にそれをFM3に書き込む処理が行われる。この「データ転送」は、IフレームやPフレームを表示開始すべきタイミングよりも1フィールド前に開始

26

される。本実施例では、フレームにおける画素単位の順次走査の順番でこの「データ転送」は行われるが、その順番はこれに限られるものではない。

【0095】以上の通り、本発明の第四の実施例である動画像復号表示装置は、フレームメモリが3枚で構成されている。また、バッファメモリ2における遅延時間等を除けば、入力された符号化データの復号から表示画像データの出力までの遅延時間は1.5フレーム期間である。図9に示した本発明の第三の実施例の場合と比べて、「データ転送」が必要となるのでフレームメモリFM1～FM3に対する合計のアクセス回数が増加するが、表示用の再生画像データは常にFM3に格納されているので、このFM3を利用してさらに何らかの画像処理を加えることが容易となる。

【0096】次に、本発明の第五の実施例について説明する。

【0097】図14は、本発明の第五の実施例である動画像復号表示装置のブロック図である。図1に示した本発明の第一の実施例の動画像復号表示装置と同じく、I P構造により符号化された符号化データの復号および再生画像データの表示処理を行う動画像復号表示装置である。

【0098】図14において、99は動き補償回路、25は予測切り換え回路、78はフレームメモリ、20はアドレス制御回路である。その他の回路ブロックは、図9に示した本発明の第三の実施例の場合と同じものである。なお、フレームメモリ78は2枚のフィールドメモリから構成されるものであり、以下FM1αと示す。ただし、各フィールドメモリの容量は、1フィールド分ではなく1フィールド分よりも所定サイズだけ大きくなっている。

【0099】図14における、VLC復号回路31、逆量子化回路41、逆DCT回路51、予測加算回路61、停止制御回路18の動作は、図9に示した本発明の第三の実施例の場合と全く同じである。また、動き補償回路99と予測切り換え回路25に関しても、第三の実施例における動き補償回路93・94や予測切り換え回路24とは、I P構造に対応した動作となっている点が異なるだけである。

【0100】図15は、図14の動画像復号表示装置における処理の流れとタイミングを示す説明図である。

(a)は復号処理する符号化データのフレーム順を、(c)は表示処理する再生画像データのフレーム順を示している。また、(b)はFM1のメモリイメージを示している。1フィールド分よりも所定サイズだけ大きい2枚のフィールドメモリに分けて図示している。太い破線で2枚のフィールドメモリが分けられている。また、(a)から(b)に向かう下向きの矢印は「復号ライト」の様子を、(b)から(a)に向かう上向きの矢印は「参照リード」の様子を、(b)から(c)に向かう

27

下向きの矢印は「表示リード」の様子を示している。

【0101】本実施例は、625/50方式（欧州において主に用いられている方式）で[4:2:0]フォーマットの現行TV映像信号に対応した動画像復号表示装置であり、1フレームにおける輝度信号の有効な画素数は、水平720画素×垂直576ラインである。また、1フレームにおける2種類の色差信号の有効な画素数は、それぞれ水平360画素×垂直288ラインである。ブロックサイズは、輝度信号については16×16画素であり、対応した色差信号については8×8画素である。

【0102】本実施例においては、予測加算回路61から出力される再生画像データがFM1α（フレームメモリ78）に書き込まれる際に、各フィールドメモリへの書き込みアドレスが次の通り決定される。すなわち、各フィールドメモリへの書き込みアドレスに対しては、フレーム期間ごとに1フィールド分のオフセットが加算された後、1フィールド分よりも所定サイズだけ大きい各フィールドメモリの容量に応じて剰余演算が行われる。すなわち、各フィールドメモリがリングバッファとして用いられている。図15の(b)において、少し幅が広がっている濃い網かけの線がこの「復号ライト」の様子を示している。

【0103】Pフレームでフレーム間符号化されているブロックにおいて、FM1αに記憶保持されている前フレームの再生画像データが読み出される。この前フレームの再生画像データの読み出しは動き補償回路99によって行われるものであり、各ブロックの動き量を示す動きベクトルの大きさに従って、読み出しアドレスに正または負のオフセットが付加される。また、前フレームで「復号ライト」された再生画像データを「参照リード」するのであるから、各フィールドメモリからの読み出しアドレスに対しては、前フレームの場合と同じオフセットが加算された後、フィールドメモリの容量に応じて剰余演算が行われることになる。図15の(b)において、幅が広がっている薄い網かけの線がこの様子を示している。

【0104】再生画像データの表示処理は、各フレーム期間において、FM1αの中に記憶保持された各フレームの再生画像データを読み出すことにより行われる。図2に示した本発明の第一の実施例の場合とは異なり、復号処理するフレーム期間と表示処理するフレーム期間とが1フィールド期間だけずれている。また、1フィールド前から「復号ライト」が開始された再生画像データを「表示リード」するのであるから、各フィールドメモリからの読み出しアドレスに対しては、「復号ライト」の場合と同じオフセットが加算された後、フィールドメモリの容量に応じて剰余演算が行われることになる。図15の(b)において、太実線がこの「表示リード」の様子を示している。表示切り換え回路19は、フレームメ

28

モリFM1αを構成する2枚のフィールドメモリを交互に選択し、選択したフィールドメモリから再生画像データを読み出して出力する。

【0105】本実施例においては、「復号ライト」における書き込みアドレス、「参照リード」における読み出しアドレス、および「表示リード」における読み出しアドレスに対する上述のオフセット演算処理は、アドレス制御回路20により行われる。

【0106】各フィールドメモリの容量は、新たなフレームの「復号ライト」によりフレームメモリFM1αの再生画像データが書き換えられる前に、その前のフレームの「参照リード」と「表示リード」を完了させる必要があるため、1フィールド分よりも所定サイズだけ大きくしている。すなわち、本実施例においては、「復号ライト」のアドレス変化を示す濃い網かけの線と「参照リード」のアドレス変化を示す薄い網かけの線とが交わらないように、フィールド内において動きベクトルに従ってブロックがシフトされる範囲である垂直ライン数の最大値に対応したサイズだけ大きくしている。本実施例では、各フィールドメモリの容量を1フィールド分よりも輝度信号について64ライン分だけ大きい容量としている。すなわち、各フィールドメモリの容量は、 $720 \times (576 \div 2 + 64) \times 8 \times 1.5 = 3,041,280$ ビット、すなわち約2.9Mビットである。各フレームの復号処理を行うフレーム期間の間に設けている停止期間の長さは、図9に示した本発明の第三の実施例の場合と同じである。

【0107】以上の通り、本発明の第五の実施例である動画像復号表示装置は、1フレーム分よりもサイズが多少大きいフレームメモリ1枚で構成されている。上述した通り、このフレームメモリを構成する各フィールドメモリの容量は約2.9Mビットであるから、フレームメモリ容量は約5.8Mビットとなる。また、バッファメモリ2における遅延時間等を除けば、入力された符号化データの復号から再生画像データの表示出力までの遅延時間は0.5フレーム期間である。図1に示した本発明の第一の実施例の場合と比べて、フレームメモリFM1αに対する上述したアドレス演算処理が必要となるものの、フレームメモリ容量を削減することができると同時に、復号から表示までの遅延時間を0.5フレームだけ短縮することができる。

【0108】次に、本発明の第六の実施例について説明する。

【0109】図16は、本発明の第六の実施例の動画像復号表示装置のブロック図である。図14に示した本発明の第五の実施例の動画像復号表示装置と同じく、IP構造により符号化された符号化データの復号処理、および再生画像データの表示処理を行う動画像復号表示装置である。

【0110】図16において、78はフレームメモリ、

19は表示切り換え回路、20はアドレス制御回路である。その他の回路ブロックは、図1に示した本発明の第一の実施例の場合と同じものである。同一の符号を付けている。なお、フレームメモリ78は2枚のフィールドメモリから構成されるものであり、以下FM1αと示す。ただし、各フィールドメモリの容量は、1フィールド分ではなく1フィールド分よりも所定サイズだけ大きくなっている。

【0111】図17は、図16の動画復号表示装置における処理の流れとタイミングを示す説明図である。

(a)は復号処理する符号化データのフレーム順を、

(c)は表示処理する再生画像データのフレーム順を示している。また、(b)はFM1のメモリイメージを示している。1フィールド分よりも所定サイズだけ大きい2枚のフィールドメモリに分けて図示している。太い破線で2枚のフィールドメモリが分けられている。また、

(a)から(b)に向かう下向きの矢印は「復号ライト」の様子を、(b)から(a)に向かう上向きの矢印は「参照リード」の様子を、(b)から(c)に向かう下向きの矢印は「表示リード」の様子を示している。

【0112】図16の動画復号表示装置において、バッファメモリ2、VLC復号回路3、逆量子化回路4、逆DCT回路5、予測加算回路6、動き補償回路9、予測切り換え回路10の動作は、図1に示した本発明の第一の実施例の場合と全く同じである。ただし、動き補償回路9に関しては、それが「参照リード」を行うフレームメモリFMαの構成が異なっている。

【0113】本実施例においては、各フィールドメモリに対する「復号ライト」の書き込みアドレス、「参照リード」の読み出しアドレス、および「表示リード」の読み出しアドレスは、本発明の第五の実施例の場合と同様の方法で決定される。すなわち、各フィールドメモリへの書き込みアドレスと読み出しアドレスに対しては、フレーム期間ごとに1フィールド分のオフセットが加算された後、1フィールド分よりも所定サイズだけ大きい各フィールドメモリの容量に応じて剰余演算が行われる。すなわち、各フィールドメモリがリングバッファとして用いられている。

【0114】図17の(b)において、少し幅が広がっている濃い網かけの線が「復号ライト」の様子を示している。また、幅が広がっている薄い網かけの線が「参照リード」の様子を、太実線が「表示リード」の様子を示している。本実施例においては、図14に示した本発明の第五の実施例の場合と異なり、符号化データの復号処理を一時停止する停止期間を設けていない。「表示リード」を行うタイミングを多少遅らせて、「復号ライト」のアドレス変化を表す濃い網かけの線と「表示リード」のアドレス変化を表す太実線とが交わらないようにしている。したがって、FM1αに再生画像データの「復号ライト」が開始されたフレーム期間から、1フィールド

期間と所定時間だけ経過した後に「表示リード」の開始を開始する。この所定時間とは、第1フィールドにおける最下ブロック行の全ラインを表示する期間と、第1フィールドと第2フィールドとの間の垂直帰線期間の半分の合計以上としている。

【0115】以上の通り、本発明の第六の実施例である動画復号表示装置は、1フレーム分よりもサイズが多少大きいフレームメモリ1枚で構成されている。フレームメモリ容量は、図14に示した本発明の第五の実施例の場合と同じである。また、バッファメモリ2における遅延時間等を除けば、入力された符号化データの復号から再生画像データの表示出力までの遅延時間は0.5フレーム期間より多少長くなっている。本実施例では、図14に示した本発明の第五の実施例の場合と比べて、復号から表示までの遅延時間が多少長くなるものの、復号処理を一時停止する必要がない。

【0116】次に本発明の第七の実施例について説明する。

【0117】図18は、本発明の第七の実施例である動画復号表示装置のブロック図である。IBP構造またはIP構造により符号化された符号化データの復号処理および再生画像データの表示処理を行う動画復号表示装置である。

【0118】図18において、79はフレームメモリ、21は予測切り換え回路、22はアドレス制御回路、23はモード切り換え回路である。その他の回路ブロックは、図1に示した本発明の第一の実施例、および図5に示した本発明の第二の実施例の場合と同じものである。本実施例においては、2種類のフレームメモリ構成がある。フレームメモリ79は、本実施例の第一のフレームメモリ構成では、2フレーム分の容量を持つフレームメモリであり、この場合には1フレーム分ごとに区別してFM1・FM2と示す。また、本実施例の第二のフレームメモリ構成では、4フレーム分の容量を持つフレームメモリであり、この場合には1フレーム分ごとに区別してFM1～FM4と示す。

【0119】本実施例は、525/60方式で[4:2:0]フォーマットの現行TV映像信号に対応した動画復号表示装置であり、1フレームにおける輝度信号の有効な画素数は、水平720画素×垂直480ラインである。また、1フレームにおける2種類の色差信号の有効な画素数は、それぞれ水平360画素×垂直240ラインである。ブロックサイズは、輝度信号については16×16画素であり、対応した色差信号については8×8画素である。

【0120】本実施例においては、2種類の動作モードがある。第一の動作モードは、2フレーム分のフレームメモリFM1・FM2を利用して、図1に示した本発明の第一の実施例と同等の動作を行うものである。すなわ

ち、I P 構造により符号化された符号化データの復号と表示を行うものである。本実施例における第一のフレームメモリ構成であっても、第二のフレームメモリ構成であっても動作が可能である。第二の動作モードは、4 フレーム分のフレームメモリ FM1 ~ FM4 を利用して、図 5 に示した本発明の第二の実施例と同等の動作を行うものである。すなわち、I B P 構造により符号化された符号化データの復号と表示を行うものである。本実施例における第二のフレームメモリ構成の場合に動作が可能である。第一のフレームメモリ構成の場合には動作は禁止される。

【0121】バッファメモリ 2、V L C 復号回路 3、逆量子化回路 4、逆 D C T 回路 5、予測加算回路 6 の動作は、図 1 に示した本発明の第一の実施例、および図 5 に示した本発明の第二の実施例の場合と全く同じである。また、第二の動作モードにおける動き補償回路 9 1・9 2 と平均値生成回路 1 3 の動作は、図 5 に示した本発明の第二の実施例の場合と同じである。第一の動作モードにおける動き補償回路 9 2 の動作は、図 1 に示した本発明の第一の実施例における動き補償回路 9 の動作と同じである。モード切り換え回路 2 3 が、動作モードの設定に従って、予測切り換え回路 2 1 における予測画像データの切り換え方法を制御する。同様に、モード切り換え回路 2 3 は、動作モードの設定に従って、フレームメモリ FM1・FM2 または FM1 ~ FM4 を構成する複数のフィールドメモリの選択方法を制御するとともに、アドレス制御回路 2 2 の動作を切り換え、アドレス制御回路 2 2 は「表示リード」のためのフレームメモリからの読み出しアドレスの発生方法を制御するものである。図 1 に示した本発明の第一の実施例、および図 5 に示した本発明の第二の実施例の場合と異なり、本実施例においては、アドレス制御回路 2 2 が順次適当な読み出しアドレスを生成し、フレームメモリ FM1・FM2 または FM1 ~ FM4 から再生画像データを読み出すことにより表示処理処理は行われる。

【0122】なお、本実施例の動画像復号表示装置の第一の動作モードにおける処理の流れとタイミングは、図 2 に示した本発明の第一の実施例の場合と同じである。また、第二の動作モードにおける処理の流れとタイミングは、図 6 に示した本発明の第二の実施例の場合と同じである。

【0123】以上の通り、本発明の第七の実施例である動画像復号表示装置は、フレームメモリが 2 フレーム分、または 4 フレーム分で構成されている。5 2 5 / 6 0 方式で [4 : 2 : 0] フォーマットの場合に必要な 1 フレーム分のメモリ容量は約 4 M ビットであるから、合計のフレームメモリ容量は、前者では約 8 M ビット、後者では約 1 6 M ビットとなる。また、バッファメモリ 2 における遅延時間等を除けば、入力された符号化データの復号から再生画像データの表示出力までの遅延時間は

1 フレーム期間、または 2 フレーム期間である。本実施例では、I P 構造で符号化された符号化データの復号と表示のみを行いたい場合には、フレームメモリを 2 フレーム分で構成すればよい。また、I B P 構造で符号化された符号化データの復号と表示にも対応する場合には、フレームメモリを 4 フレーム分で構成する必要があるが、その場合でも I P 構造で符号化された符号化データの復号と表示を行うことが可能である。この際、動作モードを切り換えることにより、I B P 構造の場合は 2 フレーム期間となるのに対して、I P 構造の場合は 1 フレーム期間と遅延時間を短くすることができる。

【0124】次に本発明の第八の実施例について説明する。

【0125】図 1 9 は、本発明の第八の実施例である動画像復号表示装置のブロック図である。I B P 構造または I P 構造により符号化された符号化データの復号処理および再生画像データの表示処理を行う動画像復号表示装置である。

【0126】図 1 9 において、8 0 は一体化メモリ、2 5 は予測切り換え回路、2 9 はアドレス制御回路、2 3 はモード切り換え回路である。その他の回路ブロックは、図 9 に示した本発明の第三の実施例、および図 1 4 に示した本発明の第五の実施例の場合と同じものである。同一の符号を付けている。一体化メモリ 8 0 としては、次の 2 種類のメモリ構成がある。本実施例の第一のメモリ構成では、1 フレーム分と所定サイズの容量を持つフレームメモリと、バッファメモリとが一体となった構成である。この場合には 1 フレーム分と所定サイズの容量を持つフレームメモリを FM1 α と示す。また、本実施例の第二のメモリ構成では、3 フレーム分の容量を持つフレームメモリと、バッファメモリとが一体となった構成である。この場合には 3 フレーム分の容量を持つフレームメモリを、1 フレーム分ごとに区別して FM1 ~ FM3 と示す。

【0127】本実施例は、6 2 5 / 5 0 方式で [4 : 2 : 0] フォーマットの現行 T V 映像信号に対応した動画像復号表示装置であり、1 フレームにおける輝度信号の有効な画素数は、水平 7 2 0 画素 × 垂直 5 7 6 ラインである。また、1 フレームにおける 2 種類の色差信号の有効な画素数は、それぞれ水平 3 6 0 画素 × 垂直 2 8 8 ラインである。ブロックサイズは、輝度信号については 1 6 × 1 6 画素であり、対応した色差信号については 8 × 8 画素である。

【0128】本実施例においては、2 種類の動作モードがある。第一の動作モードは、1 フレーム分と所定サイズの容量をもつフレームメモリ FM1 α を利用して、図 1 4 に示した本発明の第五の実施例と同等の動作を行うものである。すなわち、I P 構造により符号化された符号化データの復号と表示を行うものである。本実施例における第一のメモリ構成の場合に動作する。第二の動作

モードは、3フレーム分のフレームメモリFM1~FM3を利用して、図9に示した本発明の第三の実施例と同等の動作を行うものである。すなわち、IBP構造により符号化された符号化データの復号と表示を行うものである。本実施例における第二のメモリ構成の場合に動作する。第一のフレームメモリ構成の場合には動作は禁止される。

【0129】VLC復号回路31、逆量子化回路41、逆DCT回路51、予測加算回路61、停止制御回路18の動作は、図9に示した本発明の第三の実施例、および図14に示した本発明の第五の実施例の場合と全く同じである。一体化メモリ80の一部であるバッファメモリの動作は、図9に示した本発明の第三の実施例、および図14に示した本発明の第五の実施例におけるバッファメモリ2の動作と同じである。また、第二の動作モードにおける動き補償回路93・94と平均値生成回路95の動作は、図9に示した本発明の第三の実施例の場合と同じである。第一の動作モードにおける動き補償回路94の動作は、図14に示した本発明の第五の実施例における動き補償回路99の動作と同じである。モード切り換え回路23が、動作モードの設定に従って、予測切り換え回路25における予測画像データの切り換え方法を制御する。同様に、モード切り換え回路23は、動作モードの設定に従って、一体化メモリ80の一部であるフレームメモリFM1 α またはFM1~FM3を構成する複数のフィールドメモリの選択方法を制御するとともに、アドレス制御回路29の動作を切り換え、アドレス制御回路29は「表示リード」のためのフレームメモリからの読み出しアドレスの発生方法を制御する。図9に示した本発明の第三の実施例、および図14に示した本発明の第五の実施例の場合と異なり、本実施例においては、表示制御回路29が順次適当な読み出しアドレスを生成し、一体化メモリ80の一部であるフレームメモリFM1 α またはFM1~FM3から再生画像データを読み出すことにより表示処理処理は行われる。

【0130】なお、本実施例の動画像復号表示装置の第一の動作モードにおける処理の流れとタイミングは、図15に示した本発明の第五の実施例の場合と同じである。また、第二の動作モードにおける処理の流れとタイミングは、図10に示した本発明の第三の実施例の場合と同じである。

【0131】以上の通り、本発明の第八の実施例である動画像復号表示装置は、1フレーム分と所定サイズ、または3フレーム分のフレームメモリで構成されている。合計のフレームメモリ容量は、前者では本発明の第五の実施例の場合と同じく約5.8Mビット、後者では本発明の第五の実施例の場合と同じく約14Mビットとなる。また、一体化メモリ80の一部であるバッファメモリにおける遅延時間等を除けば、入力された符号化データの復号から再生画像データの出力までの遅延時間は

0.5フレーム期間、または1.5フレーム期間である。本実施例では、IP構造で符号化された符号化データの復号と表示のみを行いたい場合には、フレームメモリを約1フレーム分で構成すればよい。また、IBP構造で符号化された符号化データの復号と表示に対応する場合には、フレームメモリを3フレーム分で構成する必要があるが、その場合でもIP構造で符号化された符号化データの復号と表示を行うことが可能である。この際、動作モードを切り換えることにより、IBP構造の場合は1.5フレーム期間となるのに対して、IP構造の場合は0.5フレーム期間と遅延時間を短くすることができる。

【0132】さらに、本実施例では、バッファメモリとフレームメモリとを合わせて一体化メモリとすることにより、動画像復号表示装置を構成するメモリ素子個数の削減を実現している。第一のメモリ構成の場合には、8Mビットのメモリ素子を一個使用して、フレームメモリに約5.8Mビットを割り当て、バッファメモリに残りの約2.2Mビットを割り当てることが可能である。また、第二のメモリ構成の場合には、16Mビットのメモリ素子を一個使用して、フレームメモリに約14Mビットを割り当て、バッファメモリに残りの約2Mビットを割り当てることが可能である。16Mビットのメモリ素子を使用する場合でも、その中の半分の8Mビットに対して第一のメモリ構成をとることが可能である。

【0133】以上、本発明の実施例について詳細に説明した。

【0134】なお、以上示した実施例は、フレーム内符号化と動き補償を利用したフレーム間符号化やフレーム内挿符号化との組み合わせにより、フレーム単位で符号化された符号化データに対応したものであるが、例えばフレーム内符号化のみで符号化された符号化データの場合でも本発明は同様に適用できる。また、フレーム単位で符号化されるだけでなく、フィールド単位で符号化されることがあり、両者の符号化データが混在している場合にも同様に適用できる。さらに、符号化方式としては、実施例で示したようなDCTを利用した方式でなくとも、所定サイズのブロック単位で処理を行う他の方式、例えばベクトル量子化を利用した方式であってもよい。

【0135】動画像復号表示装置に入力される符号化データに関しては、以上示した実施例のように固定ビットレートで連続的に入力される場合だけでなく、可変ビットレートで入力される場合や、バースト的に入力される場合も考えられる。また、動画像復号表示装置がデータ入力の要求を外に出すことにより符号化データの入力を制御する場合も考えられる。いずれの場合においても、本発明は同様に適用できる。

【0136】また、以上示した実施例においては、各マクロブロックの符号化データの復号処理に一定のプロセ

ク処理期間を割り当てていた、すなわち固定タイムスロット割り当てを行っていたが、各フレームの符号化データの復号処理が必ず1フレーム期間以内に終了する限りにおいては、固定タイムスロット割り当てでなくてもよい。

【0137】現行TVとは解像度が異なるHDTVに対応した動画像復号表示装置に対しても、本発明が適用できることは明らかである。525/60方式の現行TV、625/50方式の現行TV、HDTV等の複数の映像信号に対応して処理を切り換える動画像復号表示装置であつてもよい。さらに、インターレース走査の表示出力だけでなく、順次走査の表示出力も可能な動画像復号表示装置に対しても、本発明は同様に適用できる。

【0138】動画像符号化装置に関しても、その動画符号化装置が符号化処理を行うとともに復号処理も行つて再生画像データを表示出力する構成であるのならば、本発明は動画像符号化装置に含まれる動画像復号表示回路に対して適用可能である。

【0139】上述した第三、第四、第五、および第八の実施例では、各フレームの復号処理を行うフレーム期間の間に所定の停止期間を設けていた。その場合、復号処理の停止期間の長さは、第1フィールドにおける最下ブロック行の全ラインを表示する期間、第1フィールドと第2フィールドとの間の垂直帰線期間、および第2フィールドにおける最上ブロック行の全ラインを表示する期間の合計としていたが、「表示リード」において1ライン分の再生画像データをフレームメモリから短時間でまとめて読み出して一旦ラインメモリに蓄える構成とするならば、その停止期間の長さは約1ライン分短くすることができる。

【0140】また、停止期間であつても、フレームメモリに対する「復号ライト」を必要としない復号処理、例えば符号化データの中の動きベクトル等の付加情報の解析処理や復号処理を行うことは可能である。

【0141】上述した第八の実施例では、フレームメモリとして割り当てていない一体化メモリの中の一部をバッファメモリとして使用していたが、バッファメモリ容量が不足する場合等においては、さらにその前に別のバッファメモリを付加してもよい。

【0142】

【発明の効果】本発明によれば、フレーム単位で符号化された符号化データの復号処理とインターレース走査で再生画像データを出力する表示処理を行う動画像復号表示装置において、復号処理で必要となる参照画面を保持するフレームメモリと、表示処理で必要となる表示画面を保持するフレームメモリとを、全部あるいは一部だけ共用し、表示処理で必要となる走査変換とフレーム順並び換えをその共用フレームメモリを用いて行うことにより、フレームメモリの枚数、すなわちフレームメモリ容量を削減することができる。また、復号処理と表示処理

による遅延時間を短くすることができる。

【0143】フレーム単位で所定の復号処理の停止期間を設けたり、復号処理から表示処理までの遅延時間を多少ずらして調整したり、あるいは両者を組み合わせることにより、復号処理しているフレームの再生画像データが書き込まれて前フレームの再生画像データが書き換えられる前に、復号処理で必要となる前フレームの再生画像データの読み出しと表示処理のための前フレームの再生画像データの読み出しとを完了させることができるので、正常な復号処理と表示処理を実現することができる。

【図面の簡単な説明】

【図1】本発明による動画像復号表示装置の第一の実施例を示すブロック図である。

【図2】図1に示した動画像復号表示装置における処理の流れとタイミングを示す説明図である。

【図3】図1に示した動画像復号表示装置と同等の動作を行う従来例を示すブロック図である。

【図4】図3に示した動画像復号表示装置における処理の流れとタイミングを示す説明図である。

【図5】本発明による動画像復号表示装置の第二の実施例を示すブロック図である。

【図6】図5に示した動画像復号表示装置における処理の流れとタイミングを示す説明図である。

【図7】図5に示した動画像復号表示装置と同等の動作を行う従来例を示すブロック図である。

【図8】図7に示した動画像復号表示装置における処理の流れとタイミングを示す説明図である。

【図9】本発明による動画像復号表示装置の第三の実施例を示すブロック図である。

【図10】図9に示した動画像復号表示装置における処理の流れとタイミングを示す説明図である。

【図11】図10に示した処理の流れとタイミングについてBフレームに関して詳しく示す説明図である。

【図12】本発明による動画像復号表示装置の第四の実施例を示すブロック図である。

【図13】図12に示した動画像復号表示装置における処理の流れとタイミングを示す説明図である。

【図14】本発明による動画像復号表示装置の第五の実施例を示すブロック図である。

【図15】図14に示した動画像復号表示装置における処理の流れとタイミングを示す説明図である。

【図16】本発明による動画像復号表示装置の第六の実施例を示すブロック図である。

【図17】図16に示した動画像復号表示装置における処理の流れとタイミングを示す説明図である。

【図18】本発明による動画像復号表示装置の第七の実施例を示すブロック図である。

【図19】本発明による動画像復号表示装置の第八の実施例を示すブロック図である。

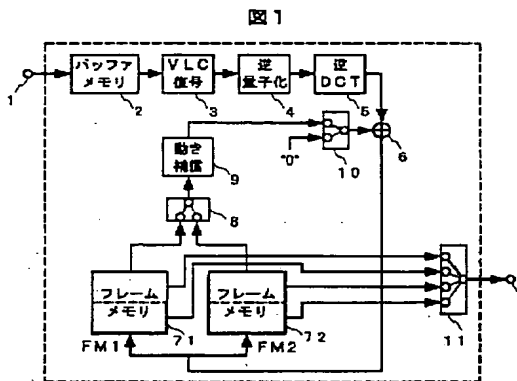
37

38

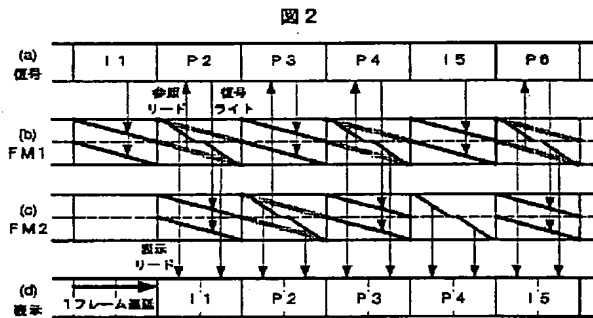
【符号の説明】

- 2 バッファメモリ
 3, 31 VLC復号回路
 4, 41 逆量子化回路
 5, 51 逆DCT回路
 6, 61 予測加算回路
 71~79 フレームメモリ
 9, 91~94, 99 動き補償回路
 13, 95 平均値生成回路
 10, 14, 21, 24, 25 予測切り換え回路
 18 停止制御回路
 11, 15, 17, 19 表示切り換え回路
 20, 22, 29 アドレス制御回路
 23 モード切り換え回路
 80 一体化メモリ

【図1】

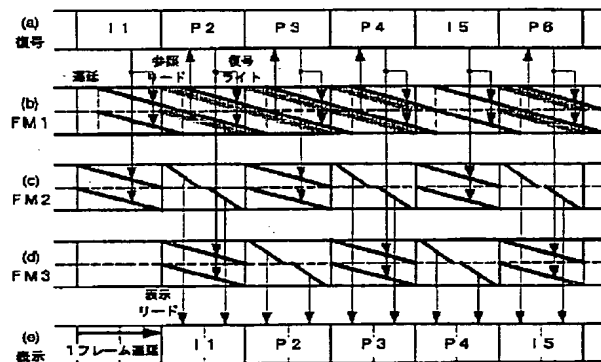


【図2】



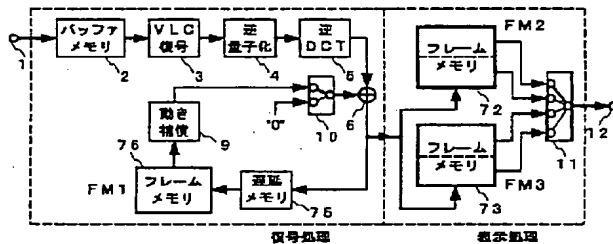
【図4】

図4



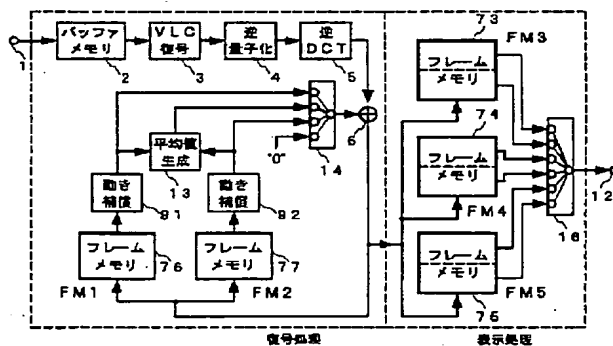
【図3】

図3



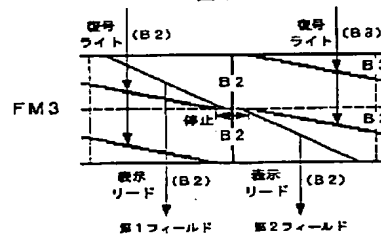
【図7】

図7

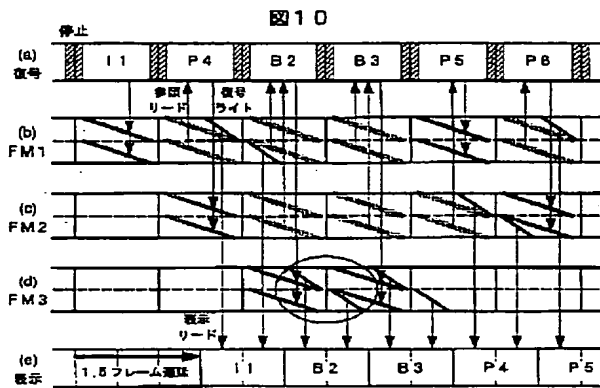


【図11】

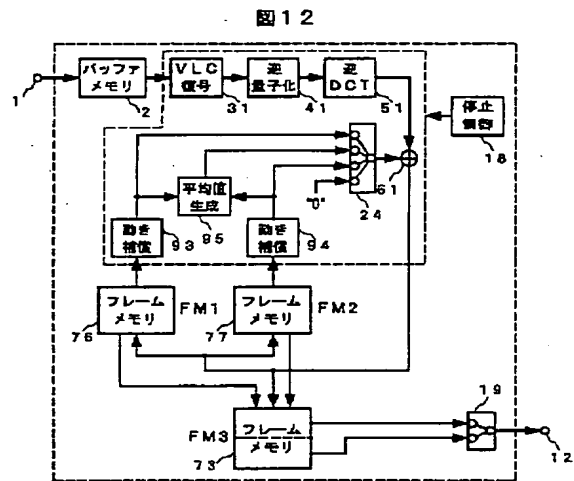
図11



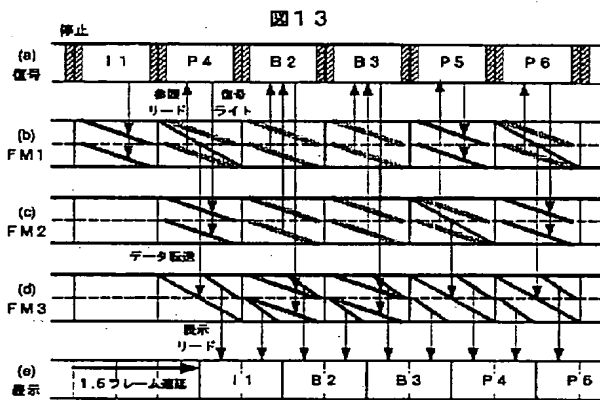
【図10】



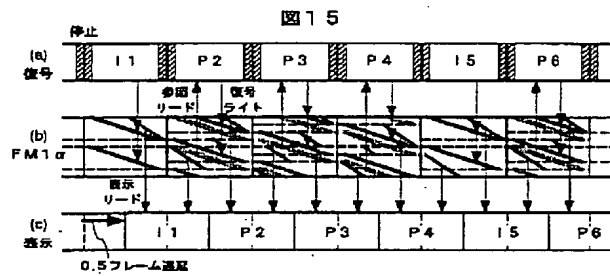
【図12】



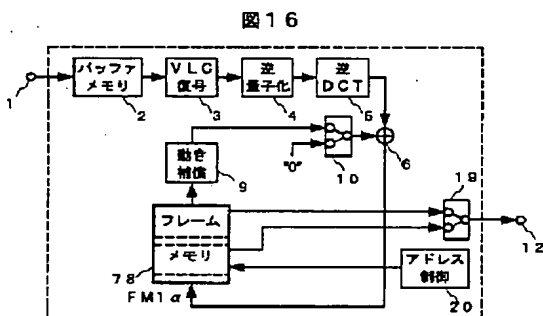
【図13】



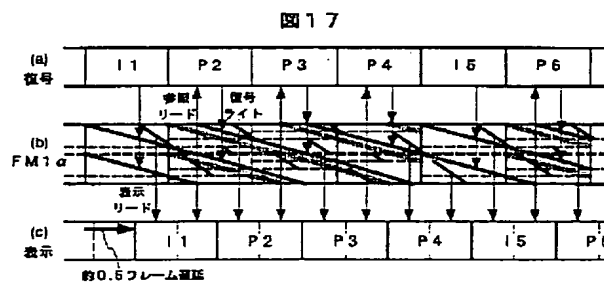
【図15】



【図16】

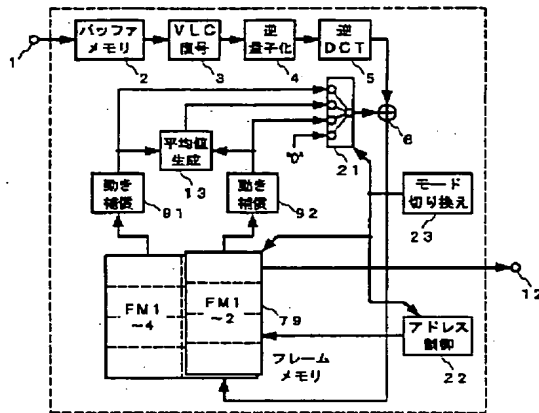


【図17】



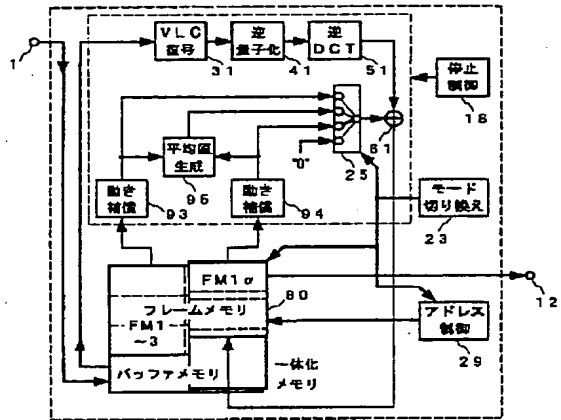
【図18】

図18



【図19】

図19



【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成14年1月11日(2002.1.11)

【公開番号】特開平8-18953

【公開日】平成8年1月19日(1996.1.19)

【年通号数】公開特許公報8-190

【出願番号】特願平6-150792

【国際特許分類第7版】

H04N 7/24

【FI】

H04N 7/13 Z

【手続補正書】

【提出日】平成13年6月29日(2001.6.29)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 自フレームで完結するフレーム内符号化と前フレームを参照するフレーム間符号化と前フレームおよび後フレームの両方を参照するフレーム内挿符号化とが適宜選択されつつ、二つのフィールドから成るフレーム単位でデータ圧縮された映像信号の符号化データを、フレーム内の複数の画素から成る所定サイズのブロック単位で復号して再生画像データを生成する復号処理部と、3フレーム分以上かつ4フレーム分以下の再生画像データを記憶保持可能な容量であって、該復号処理部の出力である再生画像データが書き込まれるフレームメモリと、該フレームメモリに記憶保持された再生画像データをフィールド単位で読み出して、表示出力する表示処理部とを備える動画復号表示装置であって、該表示処理部が第1フィールドの各画素の再生画像データを該フレームメモリから読み出す前に、該復号処理部は現フレームの該再生画像データを該フレームメモリに書き込み、かつ該表示処理部が第2フィールドの各画素の再生画像データを該フレームメモリから読み出した後に、該復号処理部は次フレームの該再生画像データを該フレームメモリに書き込むことを特徴とする動画復号表示装置。

【請求項2】 該復号処理部が各フレームの符号化データの復号を実行するフレーム復号期間に対して、該表示処理部が該符号化データから生成された再生画像データの表示出力を実行するフレーム表示期間が、奇数フィールド表示期間に相当する時間だけ遅れていることを特徴とする請求項1記載の動画復号表示装置。

【請求項3】 該復号処理部は復号中のフレームが切り換

わる際に所定時間だけ復号を停止することを特徴とする請求項1又は2に記載の動画復号表示装置。

【請求項4】 該フレームメモリは3フレーム分の再生画像データを記憶保持可能な容量であることを特徴とする請求項1乃至3のいずれか1項に記載の動画復号表示装置。

【請求項5】 該復号処理部の前に符号化データを一時的に記憶保持するバッファメモリを備え、該バッファメモリと該フレームメモリとを一体化した共用メモリで構成することを特徴とする請求項1乃至4のいずれか1項に記載の動画復号表示装置。

【請求項6】 該共用メモリの容量は1.6, 777, 216ビット以下であることを特徴とする請求項5に記載の動画復号表示装置。

【請求項7】 二つのフィールドから成るフレーム単位で、IフレームとPフレームとBフレームにより符号化された映像信号の符号化データを、フレーム内の複数の画素から成る所定サイズのブロック単位で復号して再生画像データを生成する復号処理部と、該復号処理部が復号した画像データが書き込まれる3フレーム分の記憶容量を有するフレームメモリと、該フレームメモリに記憶された画像データをフィールド単位で読み出して、表示出力する表示処理部とを備え、該復号処理部は、復号処理で使用する参照画像データを該フレームメモリから読み出すことを特徴とする動画復号表示装置。

【請求項8】 前記フレームメモリは、前記復号処理部で復号され、前記復号処理で参照画像データとして使用するIフレームとPフレームの画像データを書き込む第1フレームメモリと第2フレームメモリと、表示のための画像データである、前記第1フレームメモリ又は前記第2フレームメモリからデータ転送された画像データ及び前記復号処理部で復号化されたBフレームの画像データを格納する第3フレームメモリとを有することを特徴とする請求項7に記載の動画復号表示装置。

【請求項 9】前記第 1 フレームメモリ又は前記第 2 フレームメモリに記憶された参照画像データは、表示するフレームの順番で前記第 3 フレームメモリへデータ転送されることを特徴とする請求項 8 に記載の動画復号表示装置。

【請求項 10】前記復号処理部での前記符号化データの復号開始から前記表示処理部での前記画像データの出力開始までの遅延時間は 1.5 フレームであることを特徴とする請求項 7 乃至 9 のいずれか 1 項に記載の動画復号表示装置。

【請求項 11】前記復号処理部は復号中のフレームが切り換わる際に、復号処理を停止する停止期間を設けることを特徴とする請求項 7 乃至 10 のいずれか 1 項に記載の動画復号表示装置。

【請求項 12】前記停止期間において、前記復号処理部は、前記符号化データに付加されている付加情報の解析処理を行う特徴とする請求項 11 に記載の動画復号表示装置。

【請求項 13】525/60 方式の映像信号の符号化データと 625/50 方式の映像信号の符号化データとで処理を切り換えることを特徴とする請求項 7 乃至 12 のいずれか 1 項に記載の動画復号表示装置。

【請求項 14】二つのフィールドから成るフレーム単位で符号化された映像信号の符号化データを、フレーム内の複数の画素から成る所定サイズのブロック単位で復号して再生画像データを生成する復号処理部と、該復号処理部が復号した画像データが書き込まれ、3 フレーム分の記憶容量を有するフレームメモリと、該フレームメモリに記憶された画像データをフィールド単位で読み出して表示出力する表示処理部とを備え、該復号処理部と該表示処理部が使用する該フレームメモリの容量が 3 フレーム分である第 1 のモードと、該復号処理部と該表示処理部が使用する該フレームメモリの容量が 3 フレーム分よりも少ない第 2 のモードとを有し、該復号処理部は、復号処理で使用する参照画面を該フレームメモリから読み出すことを特徴とする動画復号表示装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0029

【補正方法】変更

【補正内容】

【0029】まず、入力端子 1 から固定ビットレートで連続的に符号化データが入力され、一旦バッファメモリ 2 に蓄えられる。VLC 復号回路 3 は、各ブロック処理期間において、ブロックの符号化データをバッファメモリ 2 から読み出して可変長符号の復号を行い、ブロックの量子化係数データを再生する。逆量子化回路 4 は、各ブロック処理期間において、VLC 復号回路 3 の出力であるブロックの量子化係数データを、量子化の粗さを示

す量子化パラメータに従って逆量子化し、ブロックの DCT 係数データを再生する。なお、図 1 には明示していないが、符号化データに付加されている量子化パラメータは、VLC 復号回路 3 がバッファメモリ 2 から読み出した符号化データから抜き出され、逆量子化回路 4 において用いられる。逆 DCT 回路 5 は、各ブロック処理期間において、逆量子化回路 4 の出力であるブロックの DCT 係数データに対して逆ディスクリートコサイン変換を行い、ブロックの予測誤差データを再生する。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0032

【補正方法】変更

【補正内容】

【0032】なお、図 1 には明示していないが、符号化データに付加されている動きベクトルは、VLC 復号回路 3 がバッファメモリ 2 から読み出した符号化データから抜き出され、動き補償回路 9 において用いられる。ただし、P フレームであってもフレーム内符号化されているブロック、および必ずフレーム内符号化されている I フレームのブロックについては、フレームメモリからの予測画像データの読み出しは不要であるため、動き補償回路 9 は処理を停止する。予測切り換え回路 10 は、各ブロック処理期間において、フレーム間符号化されているブロックでは動き補償回路 9 の出力である予測画像データを選択し、フレーム内符号化されているブロックでは固定値の“0”を選択するものである。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0088

【補正方法】変更

【補正内容】

【0088】以上の通り、本発明の第三の実施例である動画復号表示装置は、フレームメモリが 3 枚で構成されている。625/50 方式で [4:2:0] フォーマットの場合に必要な 1 フレーム分のメモリ容量は約 4.8 Mビットであるから、合計のフレームメモリ容量は約 14 Mビットとなる。また、バッファメモリ 2 における遅延時間を除けば、入力された符号化データの復号から再生画像データの表示出力までの遅延時間は 1.5 フレーム期間である。図 5 に示した本発明の第二の実施例の動画復号表示装置よりも、さらにフレームメモリが 1 枚少ない、すなわちフレームメモリ容量が削減することができると同時に、復号から表示までの遅延時間を 0.5 フレーム期間だけ短縮することができる。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0094

【補正方法】変更

【補正内容】

【0094】本実施例においては、表示のために必要となる再生画像データを必ずフレームメモリFM3の中に格納することで、「表示リード」はFM3からのみ行われる。表示切り換え回路19はFM3を構成する2枚のフィールドメモリを交互に選択して再生画像データを読み出すことになる。これに伴い、図13において示されている通り、FM1・FM2からFM3に対してのIフレームとPフレームの再生画像データの「データ転送」、すなわちFM1・FM2から再生画像データを読み出すと同時にそれをFM3に書き込む処理が行われる。この「データ転送」は、IフレームやPフレームを表示開始すべきタイミングよりも1フィールド前に開始される。本実施例では、フィールド毎に画素単位のインターレース走査の順番でこの「データ転送」は行われるが、その順番はこれに限られるものではない。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0100

【補正方法】変更

【補正内容】

【0100】図15は、図14の動画像復号表示装置における処理の流れとタイミングを示す説明図である。

(a)は復号処理する符号化データのフレーム順を、

(c)は表示処理する再生画像データのフレーム順を示している。また、(b)はFM1 α のメモリイメージを示している。1フィールド分よりも所定サイズだけ大きい2枚のフィールドメモリに分けて図示している。太い破線で2枚のフィールドメモリが分けられている。また、(a)から(b)に向かう下向きの矢印は「復号ライト」の様子を、(b)から(a)に向かう上向きの矢印は「参照リード」の様子を、(b)から(c)に向かう下向きの矢印は「表示リード」の様子を示している。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0107

【補正方法】変更

【補正内容】

【0107】以上の通り、本発明の第五の実施例である動画像復号表示装置は、1フレーム分よりもサイズが多少大きいフレームメモリ1枚で構成されている。上述した通り、このフレームメモリを構成する各フィールドメモリの容量は約2.9Mビットであるから、フレームメモリ容量は約5.8Mビットとなる。また、バッファメモリ2における遅延時間等を除けば、入力された符号化データの復号から再生画像データの表示出力までの遅延時間は0.5フレーム期間である。図1に示した本発明の第一の実施例の場合と比べて、フレームメモリFM1 α に対する上述したアドレス演算処理が必要となるものの、フレームメモリ容量を削減することができると同時に、復号から表示までの遅延時間を0.5フレーム期間

だけ短縮することができる。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0111

【補正方法】変更

【補正内容】

【0111】図17は、図16の動画像復号表示装置における処理の流れとタイミングを示す説明図である。

(a)は復号処理する符号化データのフレーム順を、

(c)は表示処理する再生画像データのフレーム順を示している。また、(b)はFM1 α のメモリイメージを示している。1フィールド分よりも所定サイズだけ大きい2枚のフィールドメモリに分けて図示している。太い破線で2枚のフィールドメモリが分けられている。また、(a)から(b)に向かう下向きの矢印は「復号ライト」の様子を、(b)から(a)に向かう上向きの矢印は「参照リード」の様子を、(b)から(c)に向かう下向きの矢印は「表示リード」の様子を示している。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0112

【補正方法】変更

【補正内容】

【0112】図16の動画像復号表示装置において、バッファメモリ2、VLC復号回路3、逆量子化回路4、逆DCT回路5、予測加算回路6、動き補償回路9、予測切り換え回路10の動作は、図1に示した本発明の第一の実施例の場合と全く同じである。ただし、動き補償回路9に関しては、それが「参照リード」を行うフレームメモリFM1 α の構成が異なっている。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0121

【補正方法】変更

【補正内容】

【0121】バッファメモリ2、VLC復号回路3、逆量子化回路4、逆DCT回路5、予測加算回路6の動作は、図1に示した本発明の第一の実施例、および図5に示した本発明の第二の実施例の場合と全く同じである。また、第二の動作モードにおける動き補償回路91・92と平均値生成回路13の動作は、図5に示した本発明の第二の実施例の場合と同じである。第一の動作モードにおける動き補償回路92の動作は、図1に示した本発明の第一の実施例における動き補償回路9の動作と同じである。モード切り換え回路23が、動作モードの設定に従って、予測切り換え回路21における予測画像データの切り換え方法を制御する。同様に、モード切り換え回路23は、動作モードの設定に従って、フレームメモリFM1・FM2またはFM1～FM4を構成する複数のフィールドメモリの選択方法を制御するとともに、ア

ドレス制御回路22の動作を切り換え、アドレス制御回路22は「表示リード」のためのフレームメモリからの読み出しアドレスの発生方法を制御する。図1に示した本発明の第一の実施例、および図5に示した本発明の第二の実施例の場合と異なり、本実施例においては、アドレス制御回路22が順次適当な読み出しアドレスを生成し、フレームメモリFM1・FM2またはFM1～FM4から再生画像データを読み出すことにより表示処理は行われる。

【手続補正11】

【補正対象書類名】明細書

【補正対象項目名】0129

【補正方法】変更

【補正内容】

【0129】VLC復号回路31、逆量子化回路41、逆DCT回路51、予測加算回路61、停止制御回路18の動作は、図9に示した本発明の第三の実施例、および図14に示した本発明の第五の実施例の場合と全く同じである。一体化メモリ80の一部分であるバッファメモリの動作は、図9に示した本発明の第三の実施例、および図14に示した本発明の第五の実施例におけるバッファメモリ2の動作と同じである。また、第二の動作モードにおける動き補償回路93・94と平均値生成回路95の動作は、図9に示した本発明の第三の実施例の場合と同じである。第一の動作モードにおける動き補償回路94の動作は、図14に示した本発明の第五の実施例における動き補償回路99の動作と同じである。モード切り換え回路23が、動作モードの設定に従って、予測切り換え回路25における予測画像データの切り換え方法を制御する。同様に、モード切り換え回路23は、動作モードの設定に従って、一体化メモリ80の一部であるフレームメモリFM1αまたはFM1～FM3を構成する複数のフィールドメモリの選択方法を制御するとともに、アドレス制御回路29の動作を切り換え、アドレ

ス制御回路29は「表示リード」のためのフレームメモリからの読み出しアドレスの発生方法を制御する。図9に示した本発明の第三の実施例、および図14に示した本発明の第五の実施例の場合と異なり、本実施例においては、表示制御回路29が順次適当な読み出しアドレスを生成し、一体化メモリ80の一部であるフレームメモリFM1αまたはFM1～FM3から再生画像データを読み出すことにより表示処理は行われる。

【手続補正12】

【補正対象書類名】明細書

【補正対象項目名】0131

【補正方法】変更

【補正内容】

【0131】以上の通り、本発明の第八の実施例である動画復号表示装置は、1フレーム分と所定サイズ、または3フレーム分のフレームメモリで構成されている。合計のフレームメモリ容量は、前者では本発明の第五の実施例の場合と同じく約5.8Mビット、後者では本発明の第三の実施例の場合と同じく約14Mビットとなる。また、一体化メモリ80の一部分であるバッファメモリにおける遅延時間等を除けば、入力された符号化データの復号から再生画像データの出力までの遅延時間は0.5フレーム期間、または1.5フレーム期間である。本実施例では、IP構造で符号化された符号化データの復号と表示のみを行いたい場合には、フレームメモリを約1フレーム分で構成すればよい。また、IBP構造で符号化された符号化データの復号と表示に対応する場合には、フレームメモリを3フレーム分で構成する必要があるが、その場合でもIP構造で符号化された符号化データの復号と表示を行うことが可能である。この際、動作モードを切り換えることにより、IBP構造の場合は1.5フレーム期間となるのに対して、IP構造の場合は0.5フレーム期間と遅延時間を短くすることができる。